

課題番号 : F-17-UT-0153  
利用形態 : 機器利用  
利用課題名(日本語) : フレキシブル LSI 実現に向けた実装法の研究  
Program Title (English) : MEMS Device Development  
利用者名(日本語) : 宇佐美尚人<sup>1)</sup>, ジュリアン ブルジョワ<sup>2)</sup>  
Username (English) : Naoto Usami<sup>1)</sup>, Julien Bourgeois<sup>2)</sup>  
所属名(日本語) : 東京大学大学院工学系研究科<sup>1)</sup>, 仏フランシュコムテ大学 FEMTO-ST 研究所<sup>2)</sup>  
Affiliation (English) : Graduate School of Engineering, The University of Tokyo<sup>1)</sup>, FEMTO-ST Institute, University of Franche-Comté, France<sup>2)</sup>  
キーワード/Keyword : リソグラフィ・露光・描画装置, 成膜・膜堆積

## 1. 概要(Summary)

自律分散マイクロシステムの未来のシナリオとして、自立した小型エージェントが協調動作を行う「Programmable Matter」を研究している。Programmable Matter 素子実現の手法として、フレキシブル基板に集積回路を集積して丸めることで球形の小型素子を作る「巻紙 LSI 実装手法」を研究しており、そのために必須のプロセスである「LSI チップのフレキシブル基板への実装方法」を研究した。

## 2. 実験(Experimental)

### 【利用した主な装置】

ステルスダイサー、ブレードダイサー、高速大面積電子線描画装置(F5112)、マスク・ウエーハ自動現像装置群、汎用 ICP エッチング装置、光リソグラフィ装置 MA-6、高速シリコン深掘りエッチング装置、汎用高品位 ICP エッチング装置、形状・膜厚・電気評価装置群、電子顕微鏡(S-4700)SEM(TM-3030Plus)、4 インチ高真空 EB 蒸着装置、高密度汎用スパッタリング装置、8 インチ汎用スパッタ装置、クリーンドラフト潤沢超純水付、マニュアルウエッジボンダー、セミオートボールボンダー、精密フリップチップボンダー、半導体パラメータアナライザー

### 【実験方法】

【実験 1】セミオートボールボンダーによる金バンパを用いた接合ならびに、【実験 2】めっき成膜による小型バンパによる接合の両方を実験した。

以下の実験で使用したフォトマスクは全て高速大面積電子線描画装置とマスク・ウエーハ自動現像装置群によって作製した。実験に先立ち、接続をテストするための配線に乗ったテストチップを試作した。シリコンウエーハ上に 8 インチ汎用スパッタリング装置によって絶縁膜を生成し、

4 インチ高真空 EB 蒸着装置によって金属配線膜を成膜した。光リソグラフィ装置 MA-6 で配線パターンを形成し、汎用高品位 ICP エッチング装置によってエッチング支配線を作製した。複数実験を行う中で、更に上面に絶縁巻をスパッタリング配線したものについては汎用 ICP エッチング装置によってコンタクトホールのエッチングを行った。チップの切り出しにはブレードダイサーを使用し、測定のステップごとに装置の秋に応じて電子顕微鏡(S-4700)ならびに SEM(TM3030Plus)素子要旨、形状・膜厚・電気評価装置群を用いて寸法や膜厚を確認しながら行った。全てのウェットプロセスはクリーンドラフト潤沢超純水付をにおいて行った。土台となるフレキシブル基板は未登録装置のレーザ加工装置 LPKF ProtoLaser U3 を利用して加工した。【実験 1】ボールボンダーによってチップ上に金のバンパを作製し、精密フリップチップボンダーによってフレキシブル基板上への接合を試みた。【実験 2】チップ上に光リソグラフィ装置 MA-6 を用いてメッキのためのモールドを作り、金メッキ装置(未登録装置)によってバンパを形成した。間に異方性導電フィルムを挟み、精密フリップチップボンダーによって接合を行った。【実験 3】ステルスダイサーによって VDEC 集積化 MEMS 向け相乗り LSI 試作チップを切り出し、高速シリコン深掘りエッチング装置(MUC-21ASE-Pegasus)によって薄層化した上でバンパを形成し、精密フリップチップボンダーによって接合を行った。ウェッジボンダーを用いて測定用ピッチ変換基板にボンディングを行い、半導体パラメータアナライザーによって電圧電流特性を測定した。

## 3. 結果と考察(Results and Discussion)

【実験 1】【実験 2】を通じてチップ作製を行い、ボンディングが可能であることを確かめた後、Fig. 1 に示す【実験 3】のデバイスを作製した。Fig. 1 の左上は精密フリップ

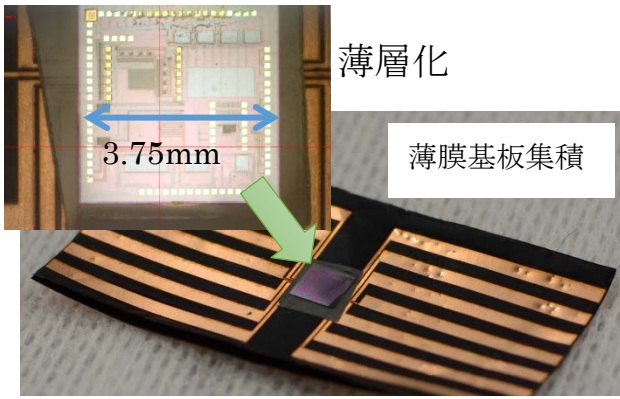


Fig. 1: Fabricated Thinned LSI on Flexible Sheet

チップボンダー (Finetech Lambda) における両面アライメント時のディスプレイ画像のキャプチャである。同装置はこのように、吸い付けたチップと XY ステージ上に置いた対象基板との間にハーフミラーが入り、両方のパッドを顕微鏡で観察しながら精密に位置合わせをすることができる。XY $\theta$  位置合わせは精密ネジによって行い、 $\pm 0.5 \mu\text{m}$  の位置合わせ精度を得ることが出来る。

位置合わせをした後は、ハーフミラーが取り除かれ、チップを吸い付けたアームが基板に向けて押し付けられる。60 N の力を加え、装置に取り付けられたランプ加熱機構によって 1 分以内に 400 °C まで加熱することができる。Fig. 1 の実験では用いた異方性導電フィルムの仕様に合った標準熱プロファイルで接合を行った。

Fig. 1 の写真観察で分かる通り、フィルムへの接合を行うことが出来た。現在集積した LSI 回路の電気的特性を評価している。

#### 4. その他・特記事項 (Others)

本研究の一部は、フランス国立研究局 (ANR) の助成 ANR-16-CE33-0022 を用いて行われた。

#### 5. 論文・学会発表 (Publication/Presentation)

なし

#### 6. 関連特許 (Patent)

なし