

課題番号 : F-17-UT-0143  
利用形態 : 技術代行  
利用課題名(日本語) : SOI ウェハのステルスダイシング  
Program Title (English) : Stealth dicing of SOI wafer  
利用者名(日本語) : 木村郁江, 上野涼  
Username (English) : I.Kimura, R. Ueno  
所属名(日本語) : 京セラ株式会社  
Affiliation (English) : Kyocera, Co. Ltd.  
キーワード/Keyword : ステルスダイシング, 切切削, 研磨, 接合削

## 1. 概要(Summary)

MEMS デバイスを形成した SOI ウェハのステルスダイシングを行った。もともと京都大学で実験を行っていたが、装置の故障で 2018 年 1 月 11 日京都大学・ナノテクノロジーハブ拠点より、東京大学・超微細リソグラフィ・ナノ計測拠点を紹介いただき、速やかに 1 月 19, 25 日と利用できた。

## 2. 実験(Experimental)

### 【利用した主な装置】

・ステルスダイサーDFL7340(ステルス・Si 用)

### 【実験方法】

自社で各種電極を形成した SOI ウェハをステルスダイサーDFL7340(ステルス・Si 用)でダイシングした。

チップサイズは 2 mm×2 mm。技術代行のため、ダイシング条件は東京大学拠点で用いられている Si 加工条件をご教授いただいた。レーザー加工後エキスパンドし、ウェハをチップサイズに分離した。

## 3. 結果と考察(Results and Discussion)

SOI ウェハを 2 mm×2 mm サイズにダイシングすることができた。Fig. 1 に構造体の観察画像を示す。

## 4. その他・特記事項(Others)

実験に協力頂いた東京大学・超微細リソグラフィ・ナノ計測拠点(微細加工プラットフォーム)の三田吉郎准教授、Eric Lebrasseur 研究員に感謝します。

## 5. 論文・学会発表(Publication/Presentation)

なし。

## 6. 関連特許(Patent)

なし。

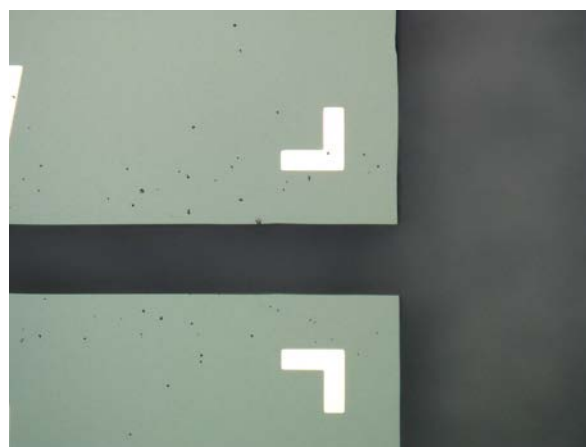


Fig. 1 Surface image