

課題番号 : F-17-UT-0043
利用形態 : 機器利用
利用課題名(日本語) : ソフトエラー耐性を測定するための集積回路の保護膜除去
Program Title (English) : Removal of Passivation of a Semiconductor Chip to Measure Soft Error Rates
利用者名(日本語) : 山田晃大, 小林和淑
Username (English) : K. Yamada, K. Kobayashi
所属名(日本語) : 京都工芸繊維大学大学院電子システム工学
Affiliation (English) : Department of Electronics, Kyoto Institute of Technology
キーワード/Keyword : 保護膜除去, 膜加工・エッチング

1. 概要(Summary)

α 線起因の一時故障であるソフトエラーに対して保護膜の影響の有無を実測評価するために試作した集積回路の保護膜の除去を行う。

ったと考えられる。保護膜除去後の試作チップで α 線によるソフトエラーを測定することで、ソフトエラーが確認されれば、保護膜の影響があることが分かる。

2. 実験(Experimental)

【利用した主な装置】

・クリーンドラフト潤沢超純水付

【実験方法】

発煙硝酸に試作した集積回路を約 8 分間つける。その後、超純水でチップの洗浄を行う。最後に洗ったチップを窒素ブローで乾かす。

3. 結果と考察(Results and Discussion)

Fig. 1 に除去後の試作チップの画像を示す。除去前は褐色の膜で覆われていたが、除去後は Fig. 1 のように表面は緑色となり、保護膜の除去が行われたことを確認できる。

入射した α 線は物質内を単位距離進むにつれてエネルギー損が増大して行き、いずれ停止する。物質内を進む α 線が停止する直前に、エネルギー損は最大となり、続いて急激にゼロにまで低下する。この極大部分をブラッグピークと呼び、 α 線が物質に最もエネルギーを与える。つまり、入射してからトランジスタに到達する距離によって α 線によるソフトエラーの影響が大きく変化することが考えられる。

保護膜除去前の試作チップでは、 α 線によるソフトエラーが確認されなかった。これは、チップの表面からトランジスタまでの距離が長く、トランジスタに到達するときにブラッグピークを越えエネルギー損が0に近い値となり、 α 線が物質に与えるエネルギーが小さくソフトエラーが起きな

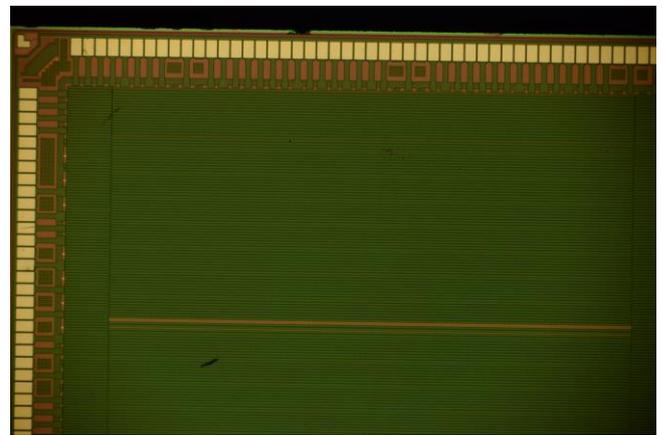


Fig. 1 Microscope image of IC Chip surface after removing passivation layer

4. その他・特記事項(Others)

謝辞: 保護膜除去の技術指導をくださった東京大学 学術支援専門職員の水島彩子様 に深く感謝いたします。本実験は 科研費基盤研究 (B) 15H02677 の支援により行われた。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

な

し