

課題番号 : F-17-TT-0014
 利用形態 : 機器利用
 利用課題名(日本語) : GaN など化合物半導体デバイスの研究開発
 Program Title (English) : Development of compound semiconductor devices
 利用者名(日本語) : 櫛田友義¹⁾²⁾, 大森雅登¹⁾²⁾, テウク モハマド ロフィ¹⁾²⁾,
 赤澤良彦¹⁾, 大保嵩博¹⁾, 松本滉太¹⁾, 片山慎也²⁾, 畔柳壮²⁾, 近藤孝明²⁾, 吉川慎也²⁾
 Username (English) : T. Kushida¹⁾²⁾, M. Oomori¹⁾²⁾, T. Roffi¹⁾²⁾, Y. Akazawa¹⁾, T. Ohbo¹⁾,
 K. Matsumoto¹⁾, S. Katayama²⁾, S. Kuroyanagi²⁾, T. Kondo²⁾, S. Yoshikawa²⁾,
 所属名(日本語) : 1) 豊田工業大学大学院工学研究科, 2) 豊田工業大学工学部
 Affiliation (English) : 1) Graduate School of Engineering, Toyota Technological Institute,
 2) Undergraduate School of Engineering, Toyota Technological Institute
 キーワード/Keyword : リソグラフィ・露光・描画装置, 原子層堆積装置, 高電子移動度トランジスタ, ノーマリオフ

1. 概要(Summary)

次世代半導体として知られる GaN は、その物性から高周波・高耐圧で動作するパワーデバイスへの利用に好適であるといえる。今回、AlGaIn/GaN ヘテロ構造を用いた高電子移動度トランジスタ (HEMT) を、豊田工業大学共同クリーンルームに設置されたナノテク支援プラットフォームの機器を利用して、研究開発を進めた。具体的には、p 型 GaN をゲートに用いることでノーマリオフ動作する、AlGaIn/GaN ヘテロ接合を用いた HEMT を作製し、評価を行った。

2. 実験(Experimental)

【利用した主な装置】

原子層堆積装置, マスクアライナ装置, 洗浄ドラフト一式, エリプソメーター, スパッタ蒸着装置, 抵抗加熱蒸着装置

【実験方法】

測定試料の作製法を以下に記す。初めにプロセス膜として、原子層堆積装置で SiO₂ 膜を AlGaIn/GaN エピタキシャルウエハに堆積した。次に、マスクアライナ装置を用いて感光による描画を行い、バッファードフッ酸によってプロセス膜を除去し、ドライエッチングによる素子構造形成を行った。その後、再びマスクアライナ装置で描画を行い、抵抗加熱蒸着による金属電極の形成を行った。最後に、表面保護膜として SiN_x膜を原子層堆積装置で堆積した。洗浄ドラフトは、感光剤の除去や基板の洗浄などに用いた。スパッタ装置、エリプソメーターはプロセス膜エッチング時間の条件出しなどに用いた。

3. 結果と考察(Results and Discussion)

Fig.1 に、作製した p-GaN ゲート HEMT のドレイン電流(I_d)-ドレイン-ソース間電圧(V_{ds}) 特性を示す。 $V_{ds}=5V$ において、ドレイン-ソース間電圧(V_{gs}):0V を印加したとき、 $I_d=3mA$ であった。一方で、 $V_{gs}=0V$ では、 $I_d=330mA$ であった。これは、作製した p-GaN ゲート HEMT が良好なノーマリオフ動作を実現していることを示している。

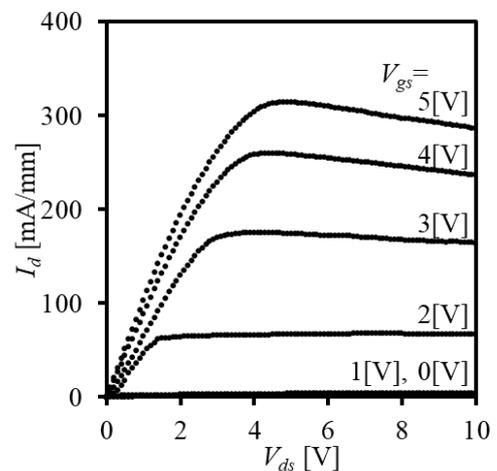


Fig.1 The drain current (I_d) versus the drain-source voltage (V_{ds}) characteristics of the fabricated p-GaN HEMT.

4. その他・特記事項(Others)

【関連文献】

(1) 赤澤良彦 他, 第 65 回応用物理学会春季学術講演会, 平成 30 年 3 月 17 日.

5. 論文・学会発表(Publication/Presentation)

(1) 松本滉太 他, 第 78 回応用物理学会秋季学術講演会, 平成 29 年 9 月 5 日

6. 関連特許(Patent) なし。