

課題番号 : F-17-RO-0043
 利用形態 : 機器利用
 利用課題名(日本語) : 中空構造 SOI 層の低温転写技術を用いたフローティングゲートメモリ作製プロセス技術に関する研究
 Program Title (English) : Single Crystalline Silicon Floating Gate Memory Fabrication on Plastic Substrate Using Meniscus Force-Mediated Layer Transfer of SOI Layer with Midair Cavity
 利用者名(日本語) : 近藤史康, 東清一郎
 Username (English) : F. Kondo, S. Higashi
 所属名(日本語) : 広島大学大学院先端物質科学研究科
 Affiliation (English) : Graduate School of Advanced sciences of Matter, Hiroshima University
 キーワード/Keyword : リソグラフィ・露光・描画装置、熱処理、フローティングゲートメモリ

1. 概要(Summary)

メニスカス力を用いた中空構造 SOI(Silicon on Insulator)層の低温転写 (MLT) 技術を利用したフローティングゲートメモリ作製のため、広島大学ナノデバイス・バイオ融合研究所の設備を用いて熱酸化膜の形成と電極のパターニングを行った。本実験の課題として、トンネル酸化膜となる熱酸化膜は中空構造作製時に形成可能であるがコントロール酸化膜の形成を耐熱温度が低い PET(Poly Ethylene Terephthalate) 基板上で形成する必要がある。そのため MLT 技術の最高到達温度である 130°C においてリモート ICP-CVD を用いた良質なコントロール酸化膜形成が求められる。そこで CVD の条件の改善を行い、またフローティングゲート MOS キャパシタを作製しその電気特性を評価した。

2. 実験(Experimental)

【利用した主な装置】

酸化炉

マスクレス露光装置

【実験方法】

シリコン基板[p-type Si(100), 8~12 Ω·cm]を洗浄後、酸化炉を用いて O₂ 雰囲気中で成膜温度 1000 °C、成膜時間 90 秒で熱酸化膜を 4 nm 形成した。その後、FGA(フォーミングガスアニール)を行い、真空蒸着法により Au 膜(~5 nm) を堆積後、リモート ICPCVD を用いて本研究室で行われている転写技術における最高到達温度に合わせた成膜温度 130 °C で SiO₂ 膜(~30 nm) を形成した。次に Al 蒸着後、マスクレス露光装置を用いて露光量 120 mJ/cm² で 100 μm × 100 μm 角に Al 膜のパターニングを行い電極を形成した。最後に PMA(ポスト

メタライゼーションアニール)を 130 °C で行い、電気特性を評価した。

3. 結果と考察(Results and Discussion)

Au 層を形成したサンプルと Au 層がないサンプルでの容量・電圧特性を Fig.1 に示す。Au 層があるサンプルではヒステリシスが大きく発生していることが確認できる。これはゲート電圧の掃引に伴い、Au 層への電子注入による正のフラットバンドシフトと正孔注入による負のフラットバンドシフトによるものだと考えられ、Au 薄膜に電荷が注入されていることが確認できた。

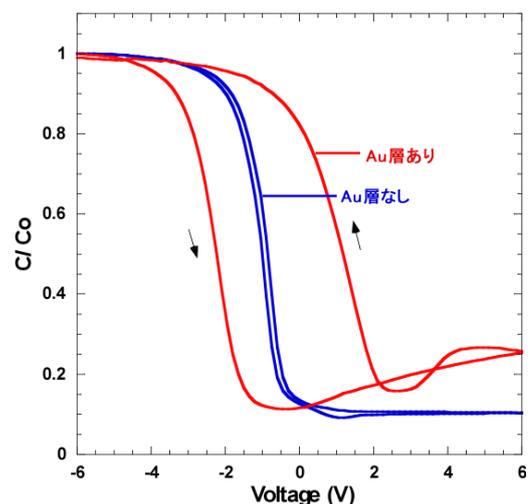


Fig. 1 Capacitance-Voltage characteristics of MOS capacitors

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。