

課題番号 : F-17-RO-0015
 利用形態 : 技術代行
 利用課題名(日本語) : CLC poly-SiGe TFT の開発
 Program Title (English) : CLC poly-SiGe TFT
 利用者名(日本語) : 原明人
 Username (English) : A. Hara
 所属名(日本語) : 東北学院大学 工学部
 Affiliation (English) : Tohoku Gakuin University
 キーワード/Keyword : TFT, Si, Ge, Si_{1-x}Ge_x, ドーピング

1. 概要(Summary)

Si_{1-x}Ge_x を利用した薄膜トランジスタの開発を目指している。CLC レーザ結晶化で形成した poly-Si_{1-x}Ge_x 薄膜を利用していることに特徴を有する。

2. 実験(Experimental)

【利用した主な装置】

イオン注入装置

【実験方法】

レーザ結晶化により poly-Si_{1-x}Ge_x (x=0.05)を形成した後、RIEによりチャンネルとなるトランジスタアイランドを形成する。その際、デバイスの SD 方向(電流が流れる方向)と平行にレーザをスキャンした parallel 構造と、SD 方向に対して垂直にレーザをスキャンした perpendicular 構造を作製した。次に PECVD でゲート SiO₂、スパッタリングで Mo を成膜し、ゲートスタックを形成する。次にイオン注入、SD 活性化を行う。層間絶縁膜の成膜、コンタクトホールを形成し、電極を形成した後、水素化処理をしてデバイスの完成である。

3. 結果と考察(Results and Discussion)

完成した poly-Si_{1-x}Ge_x TFT (x=0.05, L=20μm)に対して、parallel 構造の TFT、perpendicular 構造の TFT の光学顕微鏡写真を図 1(a),(b)に示す。作製した poly-Si_{1-x}Ge_x TFT (x=0.05)と poly-Si TFT トランスファ特性を図2に示す。また、その性能を表1に示す。

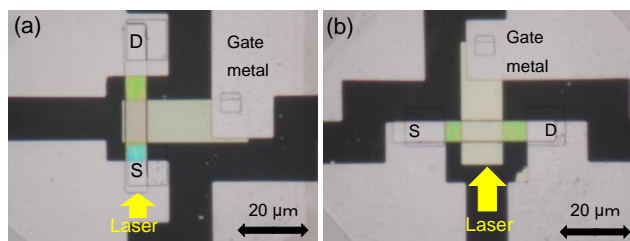


Fig. 1 (a) Parallel TFT (b) perpendicular TFT

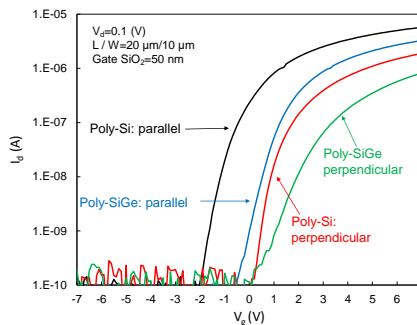


Fig. 2 Transfer characteristic

Table. 1 TFT characteristic

| | | Mobility (cm ² /Vs) | V _{th} (V) | S.S. (V/dec) |
|-----------|---------------|--------------------------------|---------------------|--------------|
| Poly-Si | Parallel | 252 | 0.35 | 0.45 |
| | Perpendicular | 117 | 1.6 | 0.55 |
| Poly-SiGe | Parallel | 181 | 2.3 | 0.4 |
| | Perpendicular | 77 | 3.7 | 0.95 |

作製した n-ch poly-Si_{1-x}Ge_x TFT (x=0.05)の V_{th}が正にシフトした理由は、Ge の格子欠陥がアクセプターとなって作用したためである。移動度は、poly-Si_{1-x}Ge_x TFT が poly-Si TFT の値より低い。原因の一つは合金散乱によるものであり、アクセプターも散乱中心として作用している。最後に平行と垂直によって移動度が異なる理由は、垂直の場合、結晶粒界をキャリアが横切って移動するため、散乱要因となっている。P-ch TFTも作成したが、on/off比が小さい値になった。これはアクセプターの発生を意味しており、n-ch の V_{th}の結果と一致する。

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。