

課題番号 : F-17-NU-0010
 利用形態 : 機器利用
 利用課題名(日本語) : 次世代半導体デバイスのための材料およびプロセス開発研究
 Program Title (English) : Materials and Process Developments for Future Semiconductor Devices
 利用者名(日本語) : 中島啓佑
 Username (English) : K. Nakashima
 所属名(日本語) : 名古屋大学大学院工学研究科
 Affiliation (English) : Graduate School of Eng., Nagoya Univ.
 キーワード/Keyword : イオン注入装置、半導体、Ge、欠陥、電気計測、合成、熱処理、ドーピング

1. 概要(Summary)

Ge は Si に比較して電子・正孔ともに高い移動度をもつことから次世代の金属-酸化膜-半導体電界効果トランジスタ(MOSFET)への応用が期待されている。MOSFET のソース・ドレイン領域の形成においては、イオン注入法がしばしば用いられる。しかし、Ge-Ge の結合エネルギーは Si-Si 結合に比較して小さいため[1]、イオン注入等のプロセスで空孔等の欠陥が形成されやすい[2]。そのため、欠陥密度の低減や不活性化といった欠陥制御は重要な課題である。そこで、本研究では、Ge 基板に対して様々な元素をイオン注入法によって導入し、形成された欠陥の電気的な特性および熱消滅過程について deep-level transient spectroscopy (DLTS) 測定により詳細に調べた。

2. 実験(Experimental)

【利用した主な装置】 イオン注入装置

【実験方法】

n-Ge(001)基板(Sb 濃度: $2 \times 10^{16} \text{ cm}^{-3}$)に本支援設備のイオン注入装置を用いて C、O、N、および Ne イオンを注入した。TRIM 計算から全ての試料において注入ピーク位置が 300 nm となるように、C、O、N、Ne イオンの注入エネルギーをそれぞれ 130、150、150、および 200 keV に設計した。注入ドーズ量は $10^{10} \sim 10^{14} \text{ cm}^{-2}$ とした。注入後、一部の試料は窒素雰囲気中、200~300°C の後熱処理を施した。さらに、HF 溶液によって表面自然酸化膜を除去後、基板表面および裏面に Al 電極を蒸着し、ショットキーダイオードを作製した。比較のため、イオン注入なしのダイオード試料(w/o I/I)も作製した。

3. 結果と考察(Results and Discussion)

低ドーズ試料($10^{10}, 10^{11} \text{ cm}^{-2}$)の DLTS 測定結果を Fig. 1 に示す。120K 付近に正(E1)と負(H1)のピークを顕著に観測した。E1 と H1 のピークはそれぞれ $E_c - 0.25 \text{ eV}$ および $E_c + 0.24 \text{ eV}$ のエネルギー準位の欠陥と見積もった。これらの欠陥は過去の報告との比較から、E1 は

Sb と格子間 Ge との複合欠陥、および H1 は Sb と空孔との複合欠陥または V(-/-)起因の欠陥と考えられる。欠陥の消滅温度を調べるため、熱処理温度を変え熱処理を行った。E1 および H1 は熱処理温度の上昇と共に欠陥密度に比例するピーク強度が減少し、300°C 熱処理では顕著に観測できなかつた。これらのことから、Sb と格子間 Ge の複合欠陥および空孔関連欠陥は 300°C 熱処理によって消滅させられることがわかった。

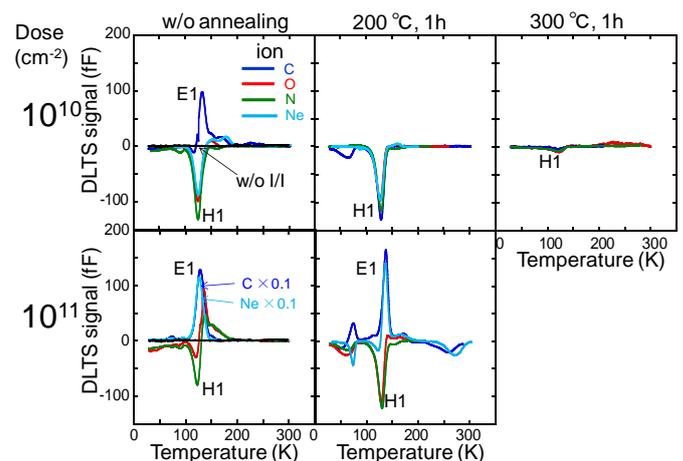


Fig. 1 Various DLTS signal of C, O, N, and Ne I/I samples ($T_w=10 \text{ ms}$).

4. その他・特記事項(Others)

・参考文献

- [1] A. Fazzio *et al.*, Phys. Rev. B, **61**, 2401 (2000).
 [2] B. R. Appleton *et al.*, Appl. Phys. Lett., **41**, 711 (1982).

5. 論文・学会発表(Publication/Presentation)

- (1)中島ら、第 23 回電子デバイス界面テクノロジー研究会 (2018).

6. 関連特許(Patent)

なし。