

課題番号 : F-17-NM-0112
利用形態 : 技術代行
利用課題名(日本語) : グラフェン電界効果トランジスタの試作
Program Title(English) : Fabrication of graphene field effect transistor
利用者名(日本語) : 三木弘子
Username(English) : H. Miki
所属名(日本語) : 株式会社東芝
Affiliation(English) : Toshiba Corporation
キーワード/Keyword : グラフェン、電界効果トランジスタ、リソグラフィ・露光・描画装置

1. 概要(Summary)

グラフェンは、炭素原子の sp^2 結合により平面状に形成された材料である。シリコンの約 1000 倍という極めて高い移動度や両極性伝導等、非常に優れた電気特性を持つことで知られている。そのため、次世代の半導体デバイス材料への応用が期待されている。

本報告では、単層グラフェンを用いた電界効果トランジスタ(FET)構造の試作を行った。電極材料には金を用い、電極間は酸化膜により絶縁した。電極間のグラフェンの幅として、 $2\ \mu\text{m}$ ~ $6\ \mu\text{m}$ の 5 通りのパターンを用意した。

2. 実験(Experimental)

【利用した主な装置】

高速マスクレス露光装置、12 連電子銃型蒸着装置、ドライエッチング装置、ウェハ RTA 装置、CAD 作成装置、レジスト剥離プロセス、リフトオフプロセス

【実験方法】

酸化膜上に成膜した単層グラフェン基板を用いた試作を実施した。NIMS 微細加工 PF において、高速マスクレス露光装置を用いたリソグラフィ後、ドライエッチング装置によりグラフェンを加工して、パターンニングを行った。金電極は高速マスクレス露光装置を用いてリソグラフィ後、12 連電子銃型蒸着装置により電極蒸着を行い、リフトオフプロセスにより形成した。グラフェンのリソグラフィ、加工とレジスト剥離、また電極のリフトオフプロセス後に光学顕微鏡観察を行い、プロセスの評価を行った。

3. 結果と考察(Results and Discussion)

それぞれのプロセス後の光学顕微鏡像を Fig. 1 に示す。グラフェンのリソグラフィにて最小幅のパターンが形成できなかったが、それ以外の4つのパターンについては形成が確認できた。今後は今回試作したパターンを用いた電気測定を行い、デバイス化のための基礎データの取得を実施する予定である。

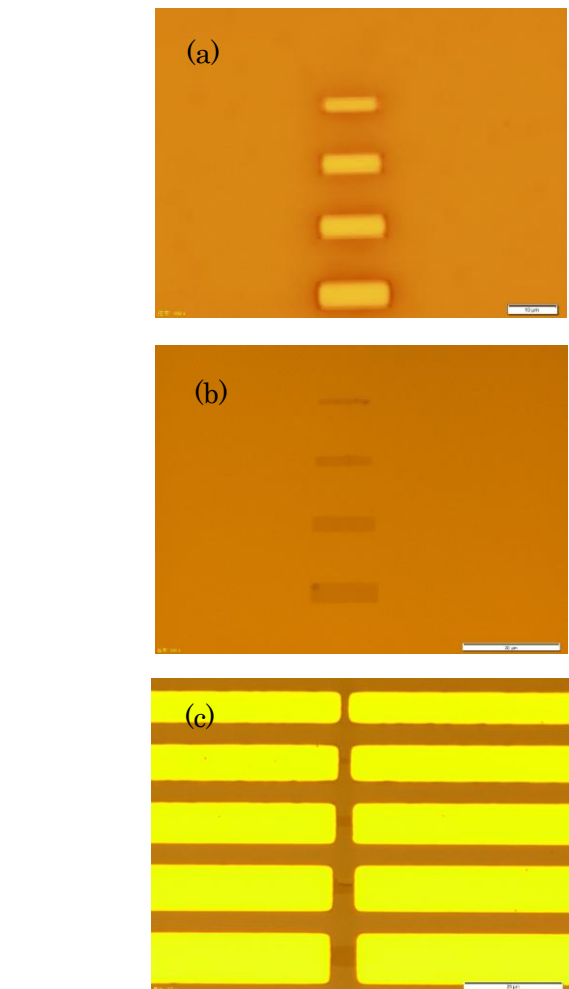


Fig. 1 Optical microscope images of prepared patterns close to graphene after (a) graphene lithography, (b) RIE and resist removal, (c) liftoff process of contact electrodes.

4. その他・特記事項(Others)

なし

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし