

課題番号 : F-17-NM-0110
利用形態 : 機器利用
利用課題名(日本語) : 酸化半導体デバイス作製方法の検討
Program Title (English) : Study on device fabrication method of oxide semiconductor
利用者名(日本語) : 藤田実
Username (English) : M. Fujita
所属名(日本語) : TDK 株式会社
Affiliation (English) : TDK Corporation
キーワード/Keyword : Oxide semiconductor, ICP-RIE, Insulating film, 膜加工・エッチング

1. 概要(Summary)

産機・エネルギー分野向けに、酸化半導体を用いたデバイスの作製を検討している。酸化半導体の材料特性を生かした高耐圧・低損失デバイスを作製するためにトレンチ形成プロセス、および絶縁膜成膜プロセスの検討を行ったので報告する。

2. 実験(Experimental)

【利用した主な装置】

- ・ 化合物ドライエッチング装置 (RIE-101iPH)
- ・ プラズマ CVD 装置 (PD-220NL)

【実験方法】

社内でマスク層を酸化半導体基板上に形成し、RIE-101iPH を使用してトレンチの形成を行った。

また、社内で下部電極となるメタル膜を成膜した基板を準備し、その上に PD-220NL を使用して TEOS-SiO₂ 膜の成膜を行った。その SiO₂ 膜上に社内でφ100[μm]の電極を形成、さらに SiO₂ 膜の一部を除去し、下部電極を露出させて電流-電界 (I-E) 特性を測定した。

3. 結果と考察 (Results and Discussion)

Fig. 1 に RIE-101iPH で形成した酸化半導体のトレンチ形状を示す(図は次工程のメタル成膜済)。エッチング条件は、BCl₃/Ar:30/10[sccm]、Pressure:1.0[Pa]、ICP:500[W]、Bias:30[W]である。幅 1.3[μm]、深さ 2.2[μm]、側壁の角度は約 86[°]のトレンチが形成できている。ただし、同条件によって 9 バッチの処理を行ったエッチングレートの平均は 79.9、最高 99.3、そして最低は 65.8[nm/min]とバラつきが大きかった。マスクやトレンチへの堆積物の付着状態が処理毎に異なっており、堆積物を抑制するように条件を見直す必要がある。

Fig. 2 に PD-220NL で成膜した SiO₂ 膜の I-E 特性を示す。成膜温度は 350、および 400[°C]、膜厚はそれぞれ 117、および 99[nm]である。成膜温度を 400[°C]にすることで、7[MV/cm]付近のリーク電流が二桁以上小さくなり、また破壊電界は約 2[MV/cm]も大きくなった。

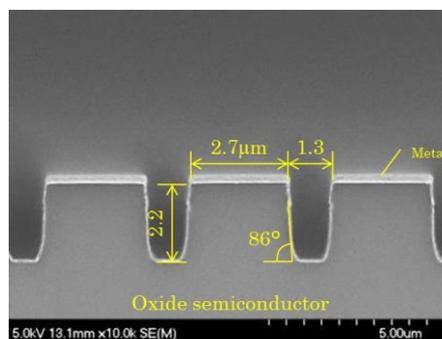


Fig. 1 Trench shape of oxide semiconductor

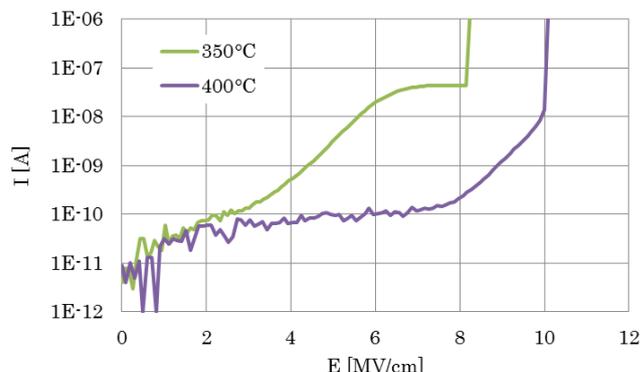


Fig. 2 I-E characteristics of TEOS-SiO₂ film

4. その他・特記事項 (Others)

本実験にご協力を頂いた NIMS 微細加工プラットフォームの大里啓孝様並びに関係各位に御礼申し上げます。

5. 論文・学会発表 (Publication/Presentation)

応用物理学会第 65 回秋期大会, 平成 30 年 3 月 18 日 (予定)

6. 関連特許 (Patent)

なし