

課題番号 : F-17-NM-0028
利用形態 : 機器利用
利用課題名(日本語) : CMP 装置を用いたシリコン電子回路チップの薄化に関する研究
Program Title (English) : Thinning of the silicon based electronic circuit chip using CMP equipment
利用者名(日本語) : 竹下俊弘
Username (English) : T. Takeshita
所属名(日本語) : 国立研究開発法人産業技術総合研究所
Affiliation (English) : National Institute of Advanced Industrial Science and Technology
キーワード/Keyword : FHE, CMP, ウェアラブルデバイス、切削、研磨、接合

1. 概要(Summary)

印刷技術の発達によりフレキシブル、ストレッチャブルなセンサや配線が開発されており、ウェアラブルなヘルスケアデバイスが広く開発されている。しかし、現状のウェアラブルデバイスは信号処理部や無線通信部はいまだに硬く大きな箱型が主流であり、これらは装着感の悪化の原因となる。我々はこれらの電子回路チップ(オペアンプ、制御ユニットなど)を Chemical mechanical polishing (CMP)により薄化し、フレキシブル基板上に実装することで、極薄・フレキシブルな電子回路の作製を目指す。また、薄化したシリコン電子回路に歪を与え、シリコン電子回路チップの厚さ、表面粗さ、ボンディング方法等の違いが、回路性能にどのような影響を与えるかという点も研究課題とする。

2. 実験(Experimental)

【利用した主な装置】

- ・ CMP 研磨装置

【実験方法】

電子回路チップ(オペアンプ)の薄化を行う。基板厚さを $300\ \mu\text{m}$ から $50\ \mu\text{m}\sim 20\ \mu\text{m}$ 程度まで薄化する。薄化後、超音波洗浄を行い、CMP 装置への固定時に付着するワックスの除去を行う。Fig. 1 に $30\ \mu\text{m}$ まで薄化したオペアンプを示す。また Fig.2 にポリイミド基板上実装後の写真を示す。実装はフェイスダウンで行い、電気的接続には銀ペーストを用いた。その後チップの動作確認、フレキシビリティの評価を行う。

3. 結果と考察 (Results and Discussion)

フレキシブル基板への実装後、動作確認を行い、加工前と同様の動作を確認できた。そのため、 $30\ \mu\text{m}$ の薄化後においても基板変形がない状態において、オペアンプ

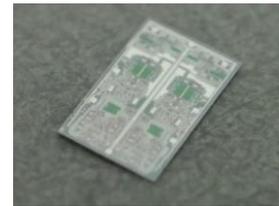


Fig. 1 Thin OPAMP chip

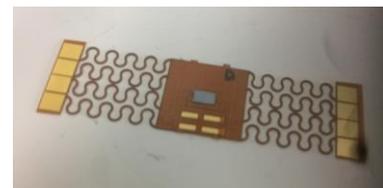


Fig. 2 Thin OPAMP chip bounded on polyimide substrate

チップの動作が変化しないことを確認した。次に基板の曲率半径を変え、その時の動作確認を行った。曲率半径 $150\ \text{mm}$ において、Ag ペーストにクラックが入り、断線したため、オペアンプチップの動作不良が発生した。これはチップの薄化が十分でなく、基板の曲率に追従できなかったため、その接合部である Ag ペーストに応力がかかり、結果として断線が発生したと考えられる。今後はさらなる薄化と実装方法の検討を行う。

4. その他・特記事項(Others)

本研究の一部は、新エネルギー・産業技術総合開発機構(NEDO)の委託事業「次世代プリントドエレクトロニクス材料・プロセス基盤技術開発」の一環で実施して得られた成果である。共同研究者:小林健(産総研),吉田学(産総研),檜頭成(名古屋大)

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし