課題番号 :F-17-KT-0034

利用形態 :技術補助

利用課題名(日本語) :圧電薄膜を用いた MEMS 素子の作製

Program Title (English) : A MEMS device using piezoelectric thin films

利用者名(日本語) :木村郁江, 西村由里子

Username (English) : I. Kimura, Y. Nishimura

所属名(日本語) :京セラ株式会社

Affiliation (English) : KYOCERA Corporation

キーワード/Keyword:膜加工・エッチング、圧電薄膜、両面マスクアライナー

1. 概要(Summary)

圧電薄膜を用いた MEMS 素子を作製し、圧電薄膜の 特性を確認した。

2. 実験(Experimental)

【利用した主な装置】

両面マスクアライナー、厚膜フォトレジスト用スピンコー ティング装置、ウェハスピン洗浄装置、磁気中性線放電ド ライエッチング装置、レーザーダイシング装置、パリレン成 膜装置

【実験方法】

両面マスクアライナー、厚膜フォトレジスト用スピンコーティング装置を用いて PZT 薄膜上にレジストを形成し、ウェットエッチングで PZT を加工した。上下部電極形成・加工、 SiO_2 成膜を自社で行った。磁気中性線放電ドライエッチング装置を用いて SiO_2 を加工した。電極を引き出すための配線電極を自社で形成し、レーザーダイシング装置を用いてチップ化した。

チップを自社で実装し、評価ボード全体をパリレン成膜 装置で成膜した。

3. 結果と考察 (Results and Discussion)

ナノテクノロジーハブ拠点の装置を使用して圧電薄膜を用いた MEMS 素子を作製することができた。作製した素子を Fig. 1 に示す。本素子を使用して、必要特性を測定することができた。

今後、特性を高めるための設計変更を行い、素子作製 を行う。

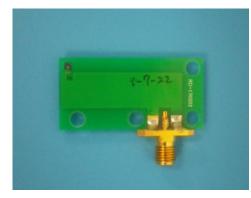


Fig.1. Device image.

4. その他・特記事項(Others)

特になし。

5. 論文・学会発表 (Publication/Presentation) なし。

6. 関連特許(Patent)

なし。