

課題番号 : F-17-KT-0021
利用形態 : 技術補助
利用課題名(日本語) : 新規高性能半導体ウェハ接合技術の開発
Program Title(English) : Development of novel high-performance semiconductor wafer bonding technologies
利用者名(日本語) : 内藤壮勤¹⁾, 田辺克明^{1,2)}
Username(English) : T. Naito¹⁾, K. Tanabe^{1,2)}
所属名(日本語) : 1) 京都大学大学院工学研究科, 2) 京都大学工学部工業化学科
Affiliation(English) : 1) Graduate School of Eng., Kyoto Univ., 2) Department of Industrial Chemistry, School of Eng., Kyoto Univ.
キーワード/Keyword : 成膜・膜堆積、熱処理、表面処理、半導体接合、太陽電池

1. 概要(Summary)

近年、グラフェンを初めとする単原子層材料を用いた高性能ナノ光・電子デバイスが注目を集めている[1]。このようなデバイスは、特にエレクトロニクスの高密度集積化、また単原子層材料の高いキャリア移動度を活用した低消費電力化、高速化などに期待されている。しかし、従来のデバイスはいずれも単原子層材料を単体で用いており、光及び電子の閉じ込めの機構・構造をもっておらず、一定のロスを有していた。そこで、本研究では、半導体レーザー、太陽電池等で用いられている、ダブルヘテロ構造[2]を導入することにより、デバイス性能の高効率化を目指している。今回、単原子層材料をコアとするダブルヘテロ構造の試作について報告する。

2. 実験(Experimental)

【利用した主な装置】

電子線蒸着装置、真空蒸着装置

【実験方法】

自機関にて、p型単結晶Si基板上に単層グラフェンが転写されたウェハに、同じp型Si基板をウェハ接合法により接合した[3]。

ナノハブにて、試料の両面に、電流・電圧測定用の電極としてAlを100 nm、または、Au-Ge-Ni合金(80:10:10 wt%)を10 nmとそれに続くAuを100 nm蒸着した。

3. 結果と考察(Results and Discussion)

作製したSi/Graphene/Siの構造の引張強度測定の結果、30 kPa程度の機械的強度を有していることがわかった。また、電流・電圧測定より、直列抵抗値は $5.0 \Omega\text{-cm}^2$ 以下であり、同様の手順で作成したグラフェンが存在しな

いSi/Si参照試料のものと同程度であった。これより、本ダブルヘテロ構造の層間には良好な電氣的接続が得られていることがわかる。

このように、世界初となる単原子層材料をコアとするダブルヘテロ構造の作製に成功した。特に、材料系(Si, C)の環境負荷の低さとシリコンクラッドによる電流及び光の制御性の高さを特徴として挙げることができる。この新規構造の導入により、単原子層材料中に光及び電子の強い閉じ込めができるようになるため、デバイス動作の著しい高効率化が期待される。また、今回のような半導体クラッドの採用により、従来の単原子層材料の片面保持素子構造に比べ、より堅牢な素子をもたらす。以上のように、本構造は、次世代の超低消費電力・高速ナノエレクトロニクスの実現に向けた技術的基盤の一つであると言える。

4. その他・特記事項(Others)

・参考文献

[1] Y. D. Kim et al., Nature Nanotechnol. **10**, (2015) 676.

[2] H. Kroemer, Rev. Mod. Phys. **73**, (2001) 783.

[3] K. Tanabe et al., Sci. Rep. **2**, (2012) 349.

5. 論文・学会発表(Publication/Presentation)

(1) T. Naito and K. Tanabe, Proc. 5th IEEE International Workshop on Low Temperature Bonding for 3D Integration (2017) 78.

6. 関連特許(Patent)

なし。