

課題番号 : F-17-GA-0034
 利用形態 : 機器利用
 利用課題名(日本語) : 教育用シリコンマイクロ合金バイポーラトランジスタの表面形状分析
 Program Title (English) : Evaluation of the Surface Roughness of Silicon Micro-Alloy Bipolar Transistor as the Educational Resource
 利用者名(日本語) : 長岡史郎
 Username (English) : S. Nagaoka
 所属名(日本語) : 香川高等専門学校 電子システム工学科
 Affiliation (English) : Dept. of Electronic Systems Engineering, National Institute of Technology, Kagawa College
 キーワード/Keyword : リソグラフィ・露光・描画装置、バイポーラトランジスタ、Dektak8

1. 概要(Summary)

学校の実験室で工学実験として電子回路やソフトウェアを学ぶのと同様に半導体デバイスの設計製作評価を可能にするため、簡素化したデバイス作製プロセス開発に取り組んでいる。これまで検討してきた簡素化 p-n 接合の作製方法を用いて MOSFET の簡素化作製プロセスを実現できている。現在この p-n 接合作製方法とシリコンの異方性エッチングを組み合わせ、教科書で学習するトランジスタと同じ構造のバイポーラトランジスタを実現する方法を検討している。

Fig. 1 にその概要を示す。このトランジスタの実現には、正確なベース領域制御及びトランジスタ寸法の制御が必要である。そのためにはエッチングマスクとなる窒化シリコン薄膜パタン及びそれを作製するためのレジストパタンの正確な寸法制御が重要である。まず、最も重要なレジストパタンの寸法制御が正確にできているかを調べる必要がある。

2. 実験(Experiment)

・利用した主な装置

マスクレス露光装置(大日本科研社製, MX-1204)

触針式表面形状測定器(アルバック社製, Dektak8)

・実験方法

正確な寸法のレジストパタンの作製にはマスクレス露光

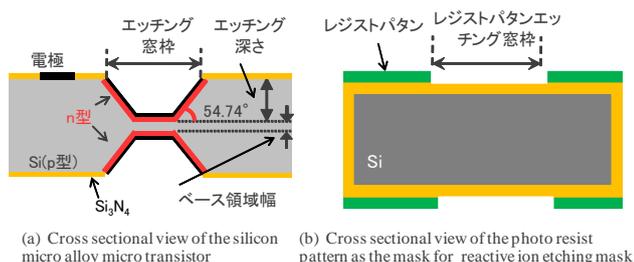


Fig. 1 The schematic view of the Silicon Micro Alloy

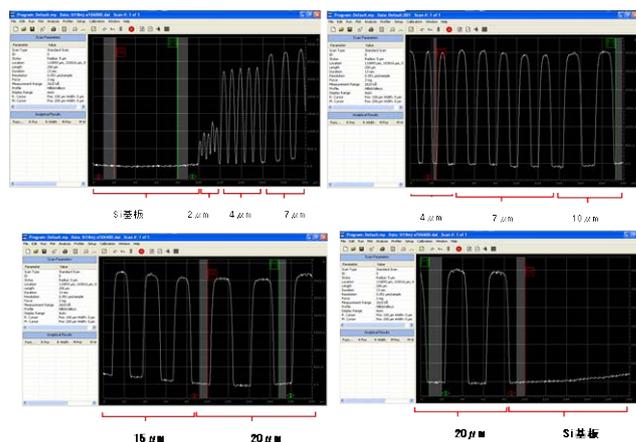


Fig. 2 Typical measurement result of the photo-resist patterns fabricated by the Mask-less Exposure system

装置を用いた。評価パタンはラインアンドスペースパタンで、レジスト膜厚を約 500nm、幅を 0.1~20μm (0.1,0.2,0.4,0.7,1,2,4,7,10,15,20)まで変化させ、0.5mm から 1mm の長さになるよう露光現像した。2mm 以下の線幅を EB で、それ以上をマスクレス露光装置で作製する。レジストは、マスクレス露光装置では AZ1500 を用いた。18μJ/cm² で露光、TMAH2.38% で現像し、レジストパタンを作製した。

3. 結果と考察(Results and Discussion)

Fig. 2 に Dektak8 で測定した結果例を示す。2μm までのレジストとパタンを実現できていることがわかる。今後、このパタンをつなぎ合わせ長さを約 3mm のパタンとし、Boro Silicate Glass 薄膜のエッチング加工をおこなう。EB 露光では、ZEP520A を使い、加速電圧を 30kV から 70kV まで変化させ、最適条件を探索している。

4. その他・特記事項(Others) なし。

5. 論文・学会発表(Publication/Presentation) なし。

6. 関連特許(Patent) なし。