

課題番号 : F-17-FA-0035
 利用形態 : 機器利用
 利用課題名(日本語) : パワーデバイスの研究開発
 Program Title(English) : Research of power devices
 利用者名(日本語) : 犬石昌秀
 Username(English) : M. Inuishi
 所属名(日本語) : 早稲田大学 大学院 情報生産システム研究科
 Affiliation(English) : Waseda Univ. Graduate School of Information, Production, and Systems
 キーワード/Keyword : リソグラフィ・露光・描画装置、合成、熱処理、ドーピング、パワーデバイス、電気計測

1. 概要(Summary)

パワーデバイスの開発には、内部電界の緩和、高性能化できる構造・プロセスを確立することが重要である。今回、パワーデバイス試作のプロセスインテグレーションを目指し、北九州市の共同開発センターの設備のみを利用して試作した。その結果、パワーデバイスの動作を確認でき、実験の基本プロセスを確立できた。

2. 実験(Experimental)

【利用した主な装置】 露光装置(両面アライナー)、RIE, イオン注入装置、電気炉(ドライ酸化・アニール)、プラズマ CVD、スパッタ装置、減圧 CVD, 半導体デバイスアナライザ

【実験方法】

SOI 基板を用いて(LDMOS)と IGBT、及び FZ ウェハを用いて、縦型のパワー MOSFET (VDMOS) と IGBT のプロセスインテグレーションの実験を行った。共同開発センターのイオン注入、酸化、成膜、アニール、リソグラフィ、微細加工装置等を用いた一貫プロセスで試作した。

3. 結果と考察(Results and Discussion)

SOI 基板を用いて試作した TEG パターンを Fig.1 に示す。LDMOS と IGBT の I-V 特性を Fig.2 と Fig.3 に示す。

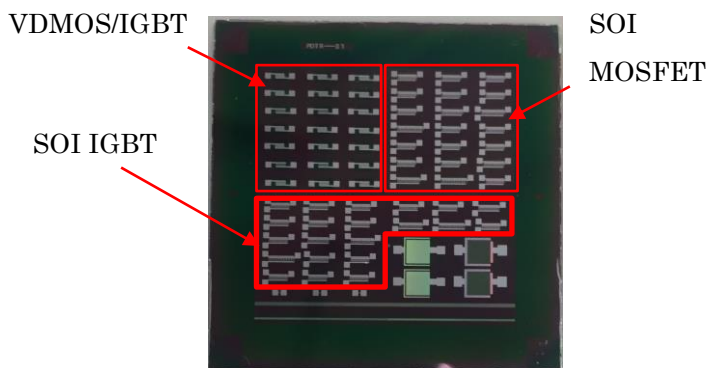


Fig.1 Test Element Group

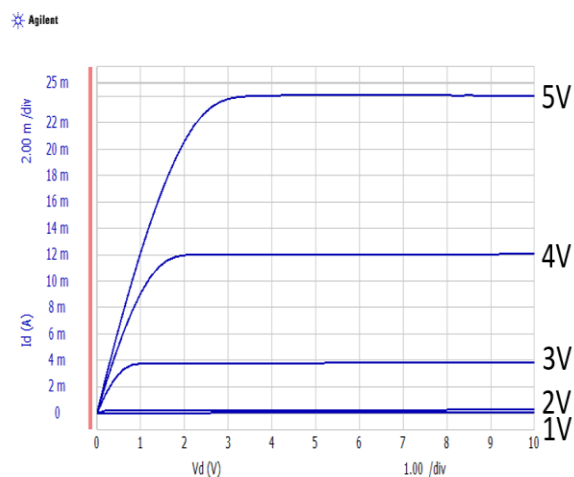


Fig.2 I-V Characteristics of LDMOS on SOI

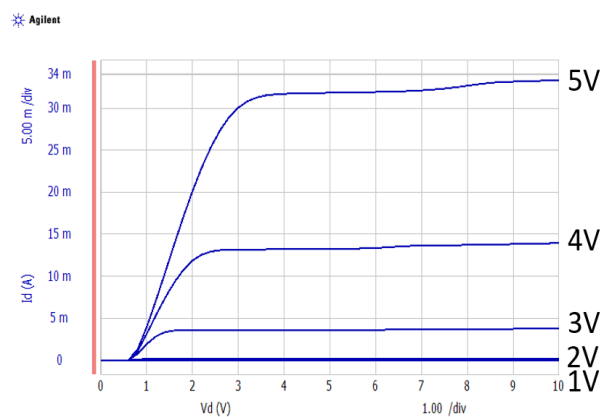


Fig.3 I-V Characteristics of IGBT on SOI

FZ ウェハで試作した縦型の VDMOS, IGBT も同様に動作を確認できた。今回確認した基本プロセスをベースに今後、プロセス実験を行う。

4. その他・特記事項(Others) なし
5. 論文・学会発表(Publication/Presentation)
投稿予定
6. 関連特許(Patent) なし