

課題番号 : F-17-FA-0031
利用形態 : 機器利用
利用課題名(日本語) : シリコン基板への深溝構造の作製
Program Title(English) : Microfabrication of deep micro-channels on silicon substrate
利用者名(日本語) : 村上直¹⁾、富山直人²⁾
Username(English) : S. Murakami¹⁾, N. Tomiyama²⁾
所属名(日本語) : 1)九州工業大学大学院情報工学研究院、2)九州工業大学大学院情報工学府
Affiliation(English) : 1)Faculty of Computer Science and Systems Eng., Kyushu Institute of Technology,
2)Graduate school of Computer Science and Systems Eng., Kyushu Institute of Technology
キーワード/Keyword : リソグラフィ・露光・描画、エッチング、単結晶シリコン

1. 概要(Summary)

MEMS デバイスの作製では、金属薄膜や電気絶縁層等より成る素子構造を形成した状態のシリコン基板に、追加のプロセスにより、深溝あるいは貫通溝構造を作製することが必要な場合がある。その際には、基板上に作製済みの素子構造はマスク材で保護した状態で、シリコンの深掘りエッチング等を実施することが必要とされる。本研究では、膜厚が数十 μm のドライフィルムレジストをマスク材に用いて、基板表面の素子構造を保護した状態でシリコン基板まで順次エッチング加工していくことで、溝構造を追加作製するプロセス手順の確立を試みた。その際、その溝構造の追加作製時の保護マスクパターン作製に用いるフォトリソグラフィ用フォトマスクの製作は、北九州産業学術推進機構・共同研究開発センターの電子線描画装置を用いて行った。

2. 実験(Experimental)

【利用した主な装置】

電子線描画装置

【実験方法】

まず、ドライフィルムレジスト(厚み:約 $50 \mu\text{m}$) を上述の素子構造を作製済みのシリコン基板上にラミネートした。その後、今回新たに作製したフォトマスクを用いた露光・現像プロセスを実施し、基板表面で溝構造を作製したい領域にはドライフィルムレジストが存在しない状態の保護マスクパターンを作製した。さらに、その基板に対して、素子構造を構成する薄膜のドライエッチングおよびシリコンの深掘りエッチングを順に実施することで、深溝あるいは貫通溝構造を作製した。

3. 結果と考察(Results and Discussion)

ここでは、電気絶縁層として形成した厚み 500nm の

熱酸化膜(SiO_2)を介して金属薄膜配線(素子構造)を作製済みのシリコン基板表面に、ドライフィルムレジストをラミネートし、その後の露光・現像時に、今回新たに作製したフォトマスクを用いて保護マスクパターンを作製した実験の結果を示す。

Fig. 1 は、上記の保護マスクパターンの作製後、シリコン酸化膜のドライエッチングをまず実施した後、さらに、シリコン基板の深掘りエッチングまで実施した後の試料の断面を、走査型電子顕微鏡(SEM)で観察した結果の一例である。試料表面に形成されたドライフィルムレジストのパターンを保護マスクとして、そのマスクが存在しない領域のシリコン基板を深掘りエッチング加工することで、深溝構造を追加のプロセスで試料表に作製可能なことが示された。

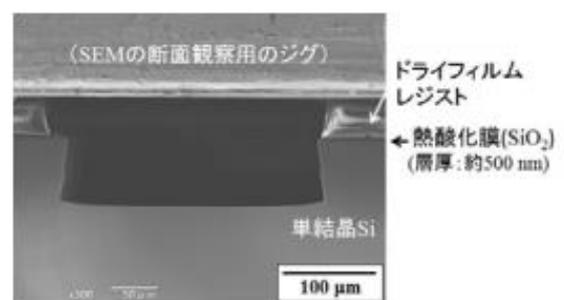


Fig. 1 cross-sectional SEM image of the sample after the D-RIE process of silicon substrate

4. その他・特記事項(Others)

本研究の一部は、科学研究費助成事業 若手研究(B)(課題番号 15K21225)の支援により行った。

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし