

課題番号 : F-17-AT-0147
利用形態 : 機器利用
利用課題名(日本語) : 半導体全固体電池の容量改善検討
Program Title(English) : Study on improvement of capacity of semiconductor solid-state battery
利用者名(日本語) : 佐々木敦也
Username(English) : A. Sasaki
所属名(日本語) : 東芝マテリアル株式会社
Affiliation(English) : Toshiba Materials Co.,LTD.
キーワード/Keyword : 成膜・膜堆積、CVD、熱処理、半導体電池

1. 概要(Summary)

「電極/TiO₂/SiN/NiO/電極」のスパッタ膜構造は、蓄電特性を示すことが明らかになっている。今回、半導体層(NiO)の熱処理、絶縁体層(SiN)の CVD 成膜により各膜質を変化させた際の、電池特性への影響を調査した。電池試作における一部加工を、産業技術総合研究所のナノプロセッシング施設の設備を利用して実施した。

2. 実験(Experimental)

【利用した主な装置】

プラズマ CVD 薄膜堆積装置(SiN)、多目的高速加熱ランプ炉(RTA)

【実験方法】

試作した電池構造は、以下の通りである:

「負電極(10 mm 角)/TiO₂(300 nm,20 mm 角)/SiN(300 nm,30 mm 角)/NiO(300 nm,30 mm 角)/正電極(50 mm 角)」

上記構造において、TiO₂/SiN/NiO の作製条件を変え(以下①~③)、3 種類の電池を試作した:

- ① SiN は CVD 成膜(他はスパッタ)、成膜後熱処理なし
- ② 全てスパッタ成膜、NiO のみ成膜後真空熱処理有り
- ③ 全てスパッタ成膜、成膜後熱処理なし(※参照電池)

ナノプロセッシング施設では、①②の試作における一部加工を実施した。①の SiN はプラズマ CVD 装置で、SN-2(液体ケイ素化合物)を用い、成膜温度 200°C で成膜した。②の NiO 膜は、多目的 RTA で、真空雰囲気(9.7×10⁻³ Pa)、昇温 5°C/s、維持温度 400°C(30 min)、降温-5°C/s の熱処理を行った。

3. 結果と考察(Results and Discussion)

電気化学測定装置にて定電流充放電試験を実施した。

充電は 1.0×10⁻² mA、60 s、放電は-1.0×10⁻⁴ mA、0 V 終止の条件で測定を行った。放電曲線を Fig. 1 に示す。縦軸は電池電圧(V)、横軸は経過時間(s)であり、放電時間が長いほど、放電容量が大きいことを表している。ここで、③(参照電池)に比べて、特に①(SiN-CVD 成膜品)では、容量が 1/10 以下であった。中央絶縁層 SiN の膜質によっては、半導体電池の特性に大きく影響を与えることが示唆される。今後、更なる蓄電メカニズムの調査が必要である。

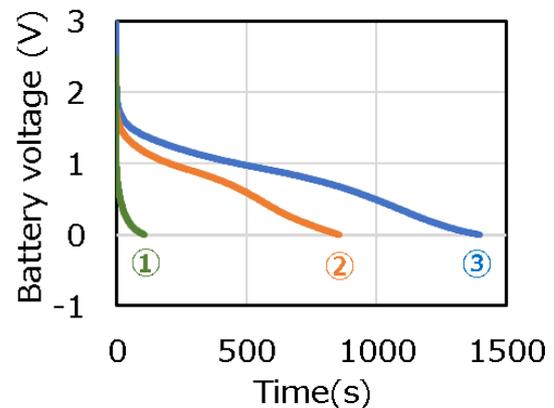


Fig. 1. The battery voltage depending on times on constant-current discharging of sample ①, ②, ③.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

特許出願済み。