

課題番号 : F-17-AT-0112
利用形態 : 機器利用
利用課題名(日本語) : 電子デバイス配線のエレクトロマイグレーション評価用の金属薄膜成膜
Program Title (English) : Deposition of Thin Metal Film for LSI Wire Structure
利用者名(日本語) : 高橋千春, 小野俊郎, 高橋祥太
Username (English) : C. Takahashi, T. Ono, S. Takahashi
所属名(日本語) : 有限会社 ナノエフ コンサルタント
Affiliation (English) : Nano F Consultant Corp.
キーワード/Keyword : 成膜・膜堆積、膜加工、材料分析

1. 概要(Summary)

医用など汎用電子デバイス配線のエレクトロマイグレーション評価のため、LSI 配線模擬構造を形成するための金属薄膜を成膜する。金属薄膜は TiN, および pure-Al とする。pure-Al には保護膜としてプラズマ TEOS-SiO₂ 膜を成膜する。

2. 実験(Experimental)

【利用した主な装置】

RF・DC スパッタ装置(ULVAC)、プラズマ CVD 装置 (TEOS_SiO₂)、触針式段差計、短波長レーザー顕微鏡 [OLS-4100]

【実験方法】

(1) 金属薄膜について

成膜基板(Chip, 25 mm×25mm)として SiO₂膜付 Si 基板を用いる。RF・DC スパッタ装置を用いて TiN, pure-Al を成膜する。目標膜厚として、TiN は 300 nm, pure-Al は 400 nm とする。

成膜検討において成膜レートを求めて成膜時間を決定し、本成膜を行う。成膜条件を以下に示す。

(a) TiN

- ・ターゲット: TiN 焼結体
- ・放電ガス(流量, 圧力): Ar, 25 sccm, 0.5 Pa
- ・RF パワー: 150 W

(b) pure-Al

- ・ターゲット: pure-Al
- ・放電ガス(流量, 圧力): Ar, 25 sccm, 0.5 Pa
- ・RF パワー: 200 W

本成膜においては、試料台に成膜基板を 3×3 Chip で配置して成膜を行う。pure-Al については、膜厚 10 nm の TiN を成膜後、連続して pure-Al を成膜する。

(2) 保護膜について

pure-Al についてはプラズマ CVD 装置を用いて TEOS-SiO₂ 膜を成膜する。成膜条件には装置標準条件を用いて、成膜レートは既測定値(20 nm/min)とする。

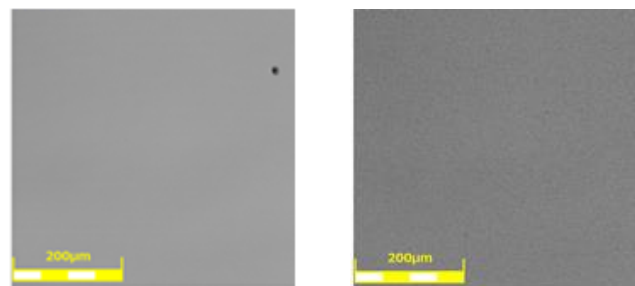
- ・TEOS / O₂(圧力): 5 sccm / 90 sccm, 40 Pa
- ・RF パワー: 250 W
- ・試料台温度: 350℃

3. 結果と考察(Results and Discussion)

TiN 成膜においては、成膜レート 2.5 nm/min が得られ、成膜時間は 120 min とした。長時間の成膜のため、最初に 60 min の成膜を行って試料を大気に取り出し、その後 2 回目の 60 min の成膜を行なった。膜厚測定の結果、295 nm が得られた。

pure-Al においては、成膜レート 6.7 nm/min が得られ、成膜時間は 60 min とした。プラズマ TEOS-SiO₂ 膜の成膜時間は 50 min とした。

Fig.1 に短波長レーザー顕微鏡による観察結果を示す。膜剥がれなどは無く、かなり平滑な表面と推定される。



(a) TiN 薄膜

(b) プラズマ TEOS-SiO₂ 薄膜

Fig1. Observations of Short Wavelength Laser Microscope

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。