

課題番号 : F-17-AT-0037
 利用形態 : 機器利用
 利用課題名(日本語) : 超小型衛星用推進機への応用に向けた平面型グラフェン電子源の高効率化
 Program Title (English) : Increasing Electron Emission Efficiency of the Planar Type Emission Device with Graphene electrodes for Cathodes of a Ion Thruster on Nanosatellites
 利用者名(日本語) : 古家遼¹⁾, 村上勝久²⁾
 Username (English) : R. Furuya¹⁾, K. Murakami²⁾
 所属名(日本語) : 1) 横浜国立大学工学部機械工学・材料系学科, 2) 産業技術総合研究所
 Affiliation (English) : 1) YNU, 2) AIST
 キーワード/Keyword : リソグラフィ・露光・描画装置, MOS, グラフェン

1. 概要(Summary)

超小型衛星への推進機搭載のために、その小型化と低電力駆動の実現が課題となっている。それらに搭載可能な推進機であるイオンエンジンには、中和器と呼ばれる電子放出デバイスが必要である。従来はホローカソード^[1]やマイクロ波放電式中和器^[2]が使用されてきたが、電界放出カソード等の小型・低電力駆動が可能な電子源が求められている。しかし、現状では従来型中和器の性能に達していないため、本研究では、ナノプロセッシング施設のマスクレス露光装置を利用して、電子放出効率と電流密度双方の向上が期待できる電界放出型電子源として、MOSの上部電極にグラフェンを用いた平面型素子 (GOS: Graphene-Oxide-Semiconductor)の製作を行った。

2. 実験(Experimental)

【利用した主な装置】 マスクレス露光装置

【実験方法】

Fig. 1 に平面型グラフェン電子源の構造を示す。マスクレス露光装置を用いて電子放出エリアをパターンニングし、シリコンウェハの表面にドライ熱酸化により極薄の SiO₂ を形成し、熱 CVD 法によりグラフェンを直接合成した。その後、グラフェンへの導通を取るためのコンタクト電極として Ti/Ni を蒸着した。今回は 900 °C でグラフェンの合成を行い、SiO₂ の膜厚を 6, 8, 10 nm, 放出面積を 10, 50, 100, 200, 500 μm 角に分けた素子を製作した。回路の全電流量 I_C と、放出電子電流量 I_A から、電子電流密度と放出効率を算出することで性能を評価した。

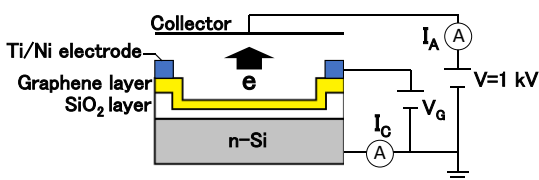


Fig. 1 GOS device

3. 結果と考察(Results and Discussion)

Fig. 2 に SiO₂ 膜厚 6 nm, 放出面積 200 μm 角の素子における電子放出特性を示す。この素子では、最高効率 9.5 % を達成し、グラフェン電子源の性能向上に成功した。

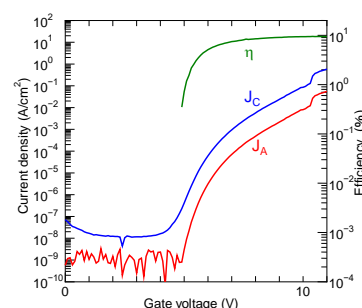


Fig.2 I-V characteristics

4. その他・特記事項(Others)

・参考文献

- [1] Dan M. Goebel, et. al, Journal of Propulsion and Power, Vol. 23, No. 3 (2007)
- [2] N. Yamamoto, Y. Hiraoka, H. Nakashima, 33rd IEPC, 2013

5. 論文・学会発表(Publication/Presentation)

- (1) 古家遼, 村上勝久, 長尾昌善, 鷹尾祥典, 平成 29 年度宇宙輸送シンポジウム, 平成 30 年 1 月 19 日
- (2) 古家遼, 村上勝久, 長尾昌善, 鷹尾祥典, 第 65 回応用物理学会春季学術講演会, 平成 30 年 3 月 17 日 ~ 20 日

6. 関連特許(Patent)

なし。