

課題番号 : F-17-AT-0017  
利用形態 : 機器利用  
利用課題名(日本語) : 液晶シリコンフォトニクスに関する研究  
Program Title (English) : Study of liquid crystal on silicon photonics  
利用者名(日本語) : 渡部和宏  
Username (English) : K. Watabe  
所属名(日本語) : 1) 明治大学 大学院 理工学研究科 電気工学専攻, 2) 産総研 電子光技術研究部門  
Affiliation (English) : 1) School of Science and Technology, Meiji University,  
2) Electronics and Photonics Research Institute, AIST.  
キーワード/Keyword : リソグラフィ・露光・描画装置、シリコンフォトニクス、マスクレス露光装置、ダイシングソー

## 1. 概要(Summary)

シリコンフォトニクスで光集積回路を実現するための基本的な素子である光スイッチにおいて、本研究グループでは、特に小型化と低消費電力の観点から、液晶を用いたシリコン細線型光スイッチに注力している。実験ではマスクレス露光装置によって AZ レジストをパターンニングし、マッハツェンダ干渉計の位相シフト部のみに液晶が充填されるような構造を形成した。

## 2. 実験(Experimental)

### 【利用した主な装置】

マスクレス露光装置、スピコーター、電子ビーム真空蒸着装置、ダイシングソー

### 【実験方法】

NPF のダイシングソーを用いて、SOI ウェハを 20 mm 四方基板にチップ化した。次に電子線描画装置で基板の上にマッハツェンダ干渉計をパターンニング後ドライエッチングによって導波路を形成した。次に駆動用電極のために NPF の電子ビーム真空蒸着装置で Ti : Ni : Au を基板側面へ蒸着した。その後、NPF のダイシングソーで基板端面を劈開し、スピコーターにて AZ 5214E レジストを 2000 rpm, 30 sec の条件でスピコートしポリマークラッドを形成した。AZ レジストは液晶の流入路と液晶クラッド部のパターンニングをマスクレス露光装置によって行い、現像によって除去した後ハードバークした。

## 3. 結果と考察(Results and Discussion)

Fig. 1 には液晶クラッド部の AZ レジストを除去した後のマッハツェンダ干渉計型シリコン細線光スイッチの顕微鏡画像を示した。マスクレス露光装置によって液晶クラッド部のみがパターンニングされていることが確認できた。Fig. 2

には AZ レジストをクラッドとしたときの断面 SEM 画像を示した。AZ レジストが導波路をしっかりと覆っていることが確認できた。

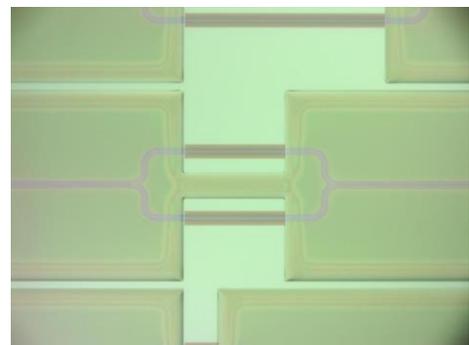


Fig. 1 Microscope image of after development AZ resist at MZI optical switch.

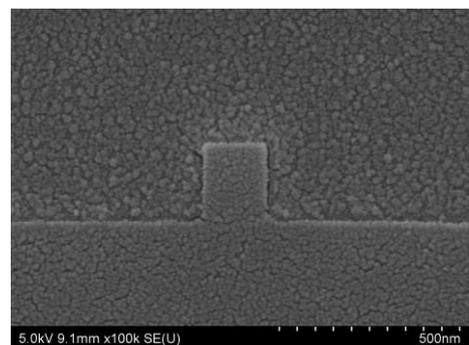


Fig. 2 SEM image of AZ resist clad.

## 4. その他・特記事項(Others)

なし。

## 5. 論文・学会発表(Publication/Presentation)

(1) 渡部和宏 他, 第 65 回応用物理学会春季学術講演会, 平成 30 年 3 月 20 日(発表予定).

## 6. 関連特許(Patent)

なし。