

課題番号 : F-16-WS-0041
 利用形態 : 共同研究
 利用課題名(日本語) : 高機能ワイドバンドギャップ半導体素子における電気伝導特性と熱処理温度の関係
 Program Title (English) : Relation between electric characteristics and thermal treatments in high-performance wide-band gap semiconductor devices
 利用者名(日本語) : 平岩 篤¹⁾, 金田 達志²⁾, 大久保 智³⁾
 Username (English) : Atsushi Hiraiwa¹⁾, Tatsushi Kaneda²⁾, Satoshi Okubo³⁾
 所属名(日本語) : 1)名古屋大学未来材料・システム研究所, 2)早稲田大学大学院基幹理工学研究科, 3)早稲田大学電子物理システム学科
 Affiliation (English) : 1) Inst. Mater. Sci. Syst. Sustain., Nagoya Univ. 2) School Fund. Sci. Eng., Waseda, Univ., 3) Dept. Electron. Phys. Syst., Waseda Univ.,

1. 概要(Summary)

IGZO、ダイヤモンドおよびSiを半導体基板に用いMISキャパシタおよびMISFETを作成し、その特性を測定した。また、表面状態を変えて試料を作成し、貼り合わせ試験を行った。ここでは、2016年5月から9月までの期間に利用して得た結果の内、Si基板上に形成した原子層堆積(ALD) Al₂O₃膜の電気伝導特性と成膜後の熱処理温度との関係に関して報告する。その他結果に関しては、これらを報告した文献を項番4に一覧にて示す。

2. 実験(Experimental)

【利用した主な装置】

ダイシングソー、アトムレイヤデポジション(ALD)装置、両面マスクアライナ、電子ビーム蒸着装置、イオンビームスパッタ装置、高性能分光膜厚測定装置、高耐圧デバイス測定装置、他。

【実験方法】

主に前洗浄、薄膜形成、ホトリソグラフィ、リフトオフ、アニール(適宜)からなる一連の工程を反復しMISFETを作成した。MISキャパシタは、前洗浄、薄膜形成、熱処理(適宜)、マスク抵抗加熱蒸着(早大材研装置を使用)、イオンビームスパッタリング・蒸着を順次行い作成した。

上記2台の測定装置を適宜使い分けながら、これら試料を測定した。高温あるいは高耐圧測定には高耐圧デバイス測定システムを、その他には主に低電圧・低電流測定装置を使用した。

3. 結果と考察(Results and Discussion)

3.1 本検討の背景 Si・SiCを除く半導体基板に形成したMISFETのゲート絶縁膜にはALD-Al₂O₃膜が有望で

あるが、ゲート絶縁膜としての検討は熱酸化SiO₂膜¹⁾と比べ乏しい。このような中、ALD-Al₂O₃膜の電気伝導が空間電荷制限電界放出(space-charge-controlled field emission, SCC-FE)過程(Fig.1)により定量的に把握できること²⁾、半導体基板側界面付近に形成される正電荷・ダイポールの低減等が課題であること³⁾を明らかにしてきた。その解決に向け、同電気伝導特性と成膜後熱処理(PDA)の温度との関係について得た結果を以下にまとめる。

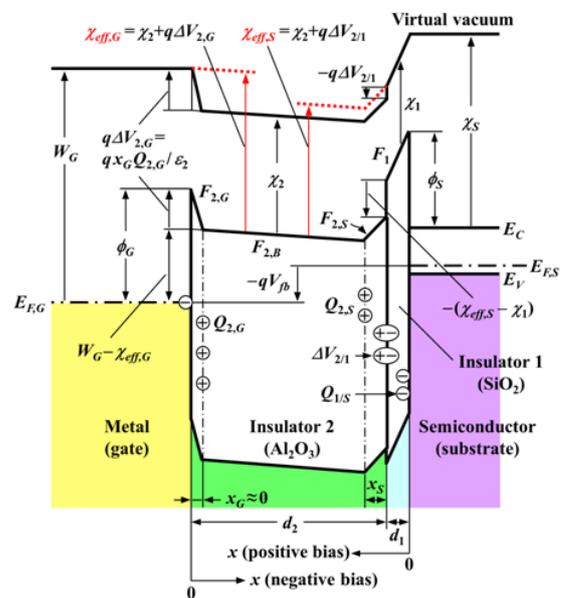


Fig.1 Energy band structure for SCC-FE model.

3.2 実験結果

(1) 負バイアスに対するリーク電流(Fig.2) ゲート電極がAuの場合、200°C以下の熱処理ではわずかに減少するのみであるが、300°C以上では同一温度にて形成した膜よりSCC-FE成分が少ない。ただし、300°Cの場合、trap-assisted tunneling(TAT)起因と思しき低電界成分が残存する。

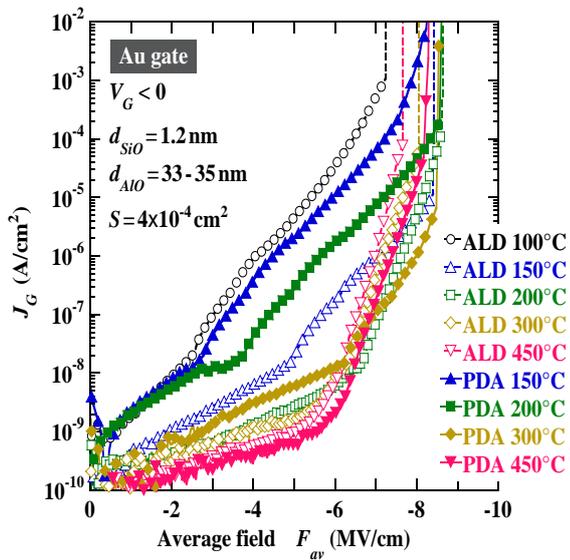


Fig.2 Current-voltage characteristics for negative bias.

(2) 正バイアスに対するリーク電流 (Fig.3) 熱処理温度がいずれの場合においても、同一温度にて形成した膜より SCC-FE 成分が少ない。しかし、200°C 以下の場合、負バイアスに対するのと同様、低電界成分が残存する。

(3) 熱処理により誘電率が若干減少するので (Fig.4) 上記したように SCC-FE 成分が若干減少しても MISFET 特性の改善にはつながらず、正バイアスのリーク電流を低減する課題が依然として残る。

3.3 結果に対する考察

H₂O による基板の酸化を抑制する必要がある等特殊な場合を除き、熱処理を行うよりも ALD をより高温にて行う方がリーク電流低減には効果的である。いずれにせよ、基板側正電荷・ダイポールの低減が今後の課題である。

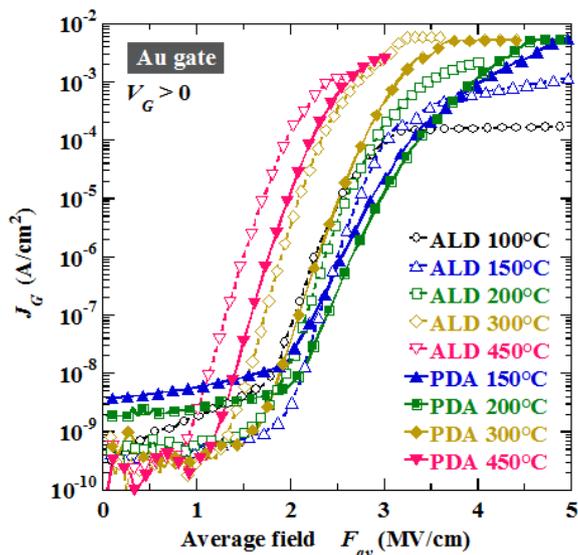


Fig.3 Current-voltage characteristics for positive bias.

4. その他・特記事項 (Others)

共同研究者: 早稲田大学理工学術院 川原田 洋。

・参考文献

- 1) E. H. Nicollian, et al., "MOS (Metal Oxide Semiconductor) Physics and Technology" (Wiley, 1982).
- 2) A. Hiraiwa, et al., J. Appl. Phys. **119**, 064505 (2016).
- 3) A. Hiraiwa, D. Matsumura, and H. Kawarada, J. Appl. Phys. **120**, 084504 (2016).

・関連文献

- (1) A. Hiraiwa, D. Matsumura, and H. Kawarada, J. Appl. Phys. **120** (2016) 084504-1-084504-10.
- (2) 大井 信敬、工藤 拓也、牟田 翼、松村 大輔、大久保 智、稲葉 優文、平岩 篤、川原田 洋、第 77 回秋季応物学会、14p-A26-10、2016 年 9 月 15 日。
- (3) 稲葉 優文、五十嵐 圭為、檜村 卓朗、阿部 修平、柴田 将暢、新谷 幸弘、平岩 篤、川原田 洋、第 77 回秋季応物学会、14p-A26-15、2016 年 9 月 15 日。
- (4) 大久保 智、平岩 篤、松村 大輔、川原田 洋、第 77 回秋季応物学会、15a-B9-2、2016 年 9 月 15 日。
- (5) 平岩 篤、松村 大輔、川原田 洋、第 77 回秋季応物学会、15a-B9-3、2016 年 9 月 15 日。
- (6) T. Kudo, Y. Kitabayashi, D. Matsumura, Y. Hayashi, M. Inaba, A. Hiraiwa, H. Kawarada, 2016 SSDM, E-4-03.

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent):

なし。

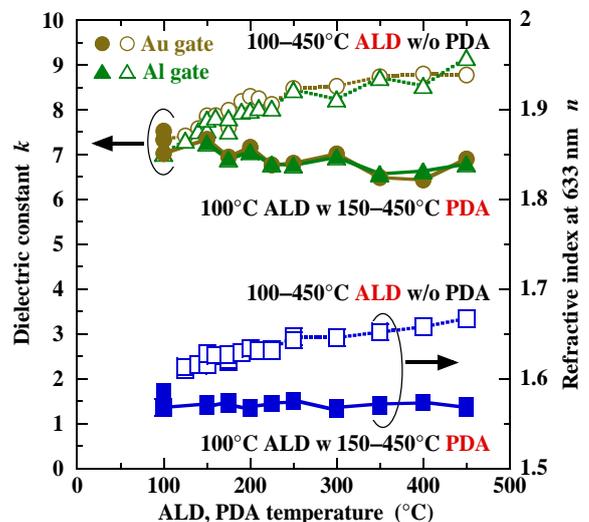


Fig.4. Dielectric constant and refractive index.