

課題番号 : F-16-UT-0150
利用形態 : 技術代行
利用課題名(日本語) : EB 描画による微細パターン基板作製
Program Title (English) : Fine pitch patterning by EB drawing
利用者名(日本語) : 佐竹 亮
Username (English) : R. Satake
所属名(日本語) : 富士フイルム株式会社 R&D 統括本部フラットパネルディスプレイ材料研究所
Affiliation (English) : Fujifilm Corporation R&D Management HQ., Flat Panel Research Lab.

1. 概要(Summary)

近年、ナノテクノロジーの発展に伴い、各種機能性材料における微細構造制御の技術開発が加速している。特に、半導体で用いられるサブミクロンオーダーの周期性パターン構造は今後様々な分野への機能展開が期待されている。本研究においては、新規の機能発現および用途展開を目指し、ナノテクノロジー・プラットフォームが保有する高速大面積電子線描画装置を用いてパターン基板の形成を試みた。

2. 実験(Experimental)

【利用した主な装置】

高速大面積電子線描画装置 ADVANTEST F7000S-VD01, 塩素系 ICP エッチング装置 ULVAC CE-S 8", 電子顕微鏡 Hitachi S-4700

【実験方法】

1) ITO のパターンニング基板作製

あらかじめITOを500 nm積層した30×30 mmガラス基板上にEBレジストZEP-520A(日本ゼオン社製)を膜厚150 nmとなるようスピコート塗布した。さらに、EB露光(dose量 100 $\mu\text{C}/\text{cm}^2$)・現像することにより、基板上にピッチ400 nm、L/S=1/1 のレジストパターンを形成した。続いて塩素系エッチング($\text{Cl}_2/\text{Ar}/\text{BCl}_3$)を施し、上記パターンを有するITO基板を作製した(パターンエリアサイズ: 1 mm^2)。

2) EBレジストのパターンニング基板作製

あらかじめEBレジストFEP-171(富士フイルム社製)を520 nm積層した40×40 mmガラス基板に、チャージアップ防止のためのエスペイサー塗布を実施した。同基板をEB露光(dose量 12 $\mu\text{C}/\text{cm}^2$)・現像することにより、ピッチ400 nm、L/S=1/1 のレジストパターンを有する基板を作製した(パターンエリアサイズ: 1 mm^2)。

3. 結果と考察(Results and Discussion)

実験 1) および 2) で作製した基板のパターン断面図を Fig. 1 に示す。実験 1) では、処理前の ITO 層厚 500 nm に対し著しく低く(約 100 nm)、かつ山型に浸食された形状の ITO パターンが得られた。①ITO 自体の強度不足および②エッチング過剰によるものと推定され、ITO を用いたガラス上への矩形パターンの形成は困難と考えられた。一方、実験 2) のレジストパターンは L/S = 1/1、ピッチ 400 nm の矩形パターンが得られた。今後はエリアサイズを拡大したパターン形成し、サブミクロンパターンの諸特性を検証していく。

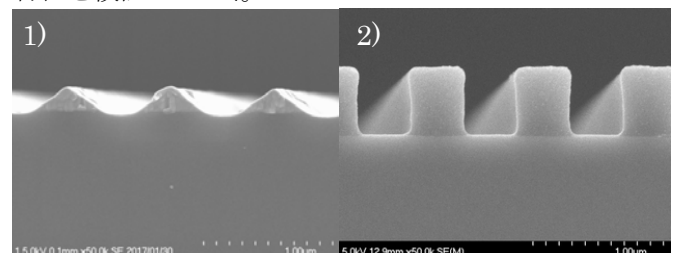


Fig. 1 SEM images of fine pitch structures

1) ITO, 2) EB resist FEP-171

4. その他・特記事項(Others)

本研究(の一部)は、文部科学省ナノテクノロジー・プラットフォーム事業の支援を受けて実施されました。微細加工プラットフォーム東京大学拠点の藤原誠氏、水島彩子氏の試料作製へのご尽力に深く感謝いたします。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。