

課題番号 : F-16-UT-0093
利用形態 : 機器利用
利用課題名(日本語) : バルク Si 上 SiN_x 光導波路の下部クラッド層の薄膜化
Program Title (English) : Reduction of cladding layer thickness under SiN_x optical waveguide on bulk Si
利用者名(日本語) : 岩橋大地, 石川靖彦
Username (English) : Daichi Iwahashi, Yasuhiko Ishikawa
所属名(日本語) : 東京大学大学院工学系研究科マテリアル工学専攻
Affiliation (English) : Dept. of Materials Eng., School of Engineering, The Univ. of Tokyo

1. 概要(Summary)

Siフォトニクスは、Siチップ上に光デバイスを集積する技術である。主にSOI(silicon on insulator)ウエハが作製に用いられるが、バルクSiウエハの利用による低コスト化が望まれる。バルクSi上では、SiN_xのようなSi系誘電体堆積膜を光導波路のコアとして用いる必要がある。SOI利用時の単結晶Siコアに比べて、Si系誘電体コアは屈折率が小さく、コアへの光閉じ込めが弱まる。下地Siウエハへの光放射を抑制するため、数μm以上の厚い下部クラッド層(通常SiO₂)が必要となる。一方、厚いクラッド層はGe受光器への光結合を困難にする。Si表面直上のGeエピタキシャル層(膜厚 < ~1 μm)を用いて受光器が作製されるため、光導波路と受光器が空間的に離れるためである。光結合の観点では、クラッド層はGe層の厚さの1 μm程度まで薄膜化したい。本研究では、バルクSi上SiN_x光導波路の下部クラッド層を薄膜化することを目的として、SiO₂(屈折率 $n = 1.44$)とSiN_x($n = 1.96$)の多層膜(一次元フォトニック結晶)をクラッド層としたSiN_x光導波路を作製し評価した。

2. 実験(Experimental)

【利用した主な装置】

高速大面積電子線描画装置、汎用 ICP エッチング装置、ステルスダイサー

【実験方法】

スパッタリングにより、多層膜 (SiO₂/SiN_x, 2.5 pairs) を Si 基板上に堆積した。さらにその上にSiN_x光導波路層 650 nmを堆積した。電子線描画装置によるSiN_x光導波路のパターニングを行った。現像後、反応性イオンエッチングにより、露光された領域のSiN_xのエッチングを行い、デバイスを作製した。作製したデバイスの評価のために走査型電子顕微鏡を使用し、試料の膜厚を測定した。

3. 結果と考察(Results and Discussion)

走査型電子顕微鏡による断面SEM画像をFig. 1に示した。光導波路層のSiN_x層の膜厚は 650 nmを目標としていた。SEM画像から膜厚を求めると 655 nmであり、ほぼ目標通りの値であった。多層膜クラッド上SiN_x光導波路が作製できることが確認された。

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。

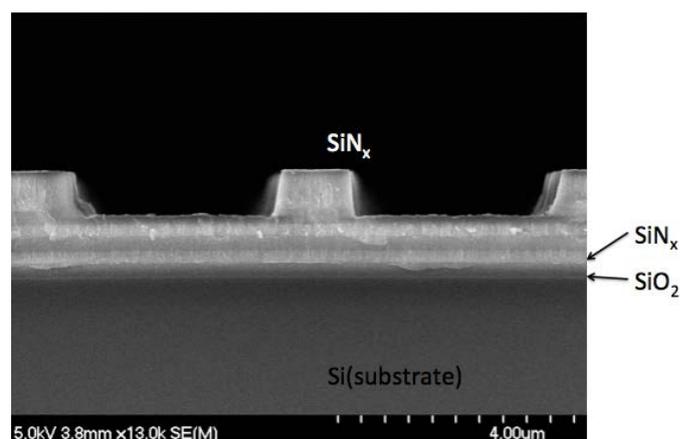


Fig. 1 SEM image of SiN_x waveguide