

課題番号 : F-16-TT-0031
利用形態 : 技術代行
利用課題名(日本語) : 界面特性評価用テストデバイスのための不純物導入方法・条件の検討
Program Title (English) : Ohmic contact fabrication processes for Si-MOS test-element-groups
利用者名(日本語) : 井上 大輔, 神岡 武文
Username (English) : D. Inoue, T. Kamioka
所属名(日本語) : 豊田工業大学工学部先端工学基礎学科
Affiliation (English) : Department of Advanced Science and Technology, Toyota Technological Institute

1. 概要(Summary)

太陽電池などの少数キャリアデバイスにおいては、シリコン(Si)表面における少数キャリアの再結合特性が、そのデバイス性能を決める。再結合の抑制のためには、通常、絶縁膜を用いた Si 表面のパッシベーションを行う。パッシベーション性の評価は、光導電減衰法による少数キャリアのライフタイム測定が一般的に行われる。このライフタイムは、界面における欠陥の性質や量、および、キャリア濃度などにより決まるため、Si/パッシベーション膜界面の欠陥そのものの評価が非常に重要となってくる。界面欠陥評価には、容量 - 電圧 (capacitance-voltage ; C-V) 測定をはじめとした電気特性評価が非常に有効である。

本課題では、Si/パッシベーション膜の界面特性評価のためのテストデバイスグループ作製プロセスの確立を目的としている。テストデバイスとしては、多様な解析を行えるようにするため、C-V 測定のためのドット形状の MOS 構造デバイスだけでなく、トランジスタ構造デバイスも想定している。これらのうち、とくにトランジスタ構造のデバイス作製においては、ソースやドレイン領域における Ohmic コンタクトを制御性よく作製する必要がある。その具体的な手法として、比較的簡便で、かつイオン飛程などの制御性の優れたイオン注入プロセスを中心に検討した。必要となる加工は、豊田工業大学、クリーンルーム施設の設備を利用した。

2. 実験(Experimental)

【利用した主な装置】

イオン打ち込み装置、シリコン専用の各種熱処理(酸化、拡散)装置一式、洗浄ドラフト一式

【実験方法】

基板には p 型、および、n 型 Si (100) を用いた。これら

を湿式洗浄したのち、イオン注入を行った。トランジスタ構造のソース・ドレインを想定しているため、基板の型とは逆の型のドーパントによるコンタクトを作製した。イオン注入条件を Table 1 に示す。その後、熱処理を行い、電流 - 電圧特性を評価した。

Table 1 Ion implantation conditions

使用基板	イオン種	加速電圧	ドース
n-Si(100)	boron	25 kV	$1 \times 10^{15} \text{ cm}^{-2}$
p-Si(100)	phosphorus	25 kV	$1 \times 10^{15} \text{ cm}^{-2}$

3. 結果と考察(Results and Discussion)

電流 - 電圧特性を評価したところ、抵抗値の低い線形特性が得られたので、Ohmic コンタクトが形成したとみなせる。これにより、今後実施するテストデバイスの作製プロセスの条件が整った。

謝辞(Others)

豊田工業大学、ナノテク支援プラットフォーム、梶原 建 支援員に感謝いたします。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。