

課題番号 : F-16-TT-0018
 利用形態 : 技術代行
 利用課題名(日本語) : 材料評価用ナノギャップ電極形成
 Program Title (English) : Formation of electrodes with a nano gap for material evaluation
 利用者名(日本語) : 趙享峻、今井駿、近藤博基、石川健治
 Username (English) : H. J. Cho, S. Imai, H. Kondo, K. Ishikawa
 所属名(日本語) : 名古屋大学大学院 工学研究科
 Affiliation (English) : Graduate school of Engineering, Nagoya University

1. 概要(Summary)

ナノギャップ電極は、ギャップ間に固定するナノ物質の電気特性を評価する基本構造である。通常は電子ビーム描画により製作されるが、1点に収束した電子ビームの走査を原理とするため、スループットが低く、ランニングコストも高い。対して、フォトリソグラフィは一括大面積のパターン形成が可能でスループットが高い。但し、光の解像限界により、 i/g 線の近接露光で安定形成できる最小パターン幅は約 $2 \mu\text{m}$ に留まる。UV キュア処理を施したポジ型フォトレジストは、その上にレジストのスピコートや現像液への浸漬を行っても、パターン崩れが生じない。この性質を応用して、フォトリソグラフィによる簡易な方法でサブ μm パターン形成を F-14-TT-0032 に引き続き検討した。

2. 実験(Experimental)

【利用した主な装置】

スパッタ(金属、絶縁体)蒸着装置、抵抗加熱蒸着装置、マスクレス露光装置、マスクアライナ装置、レジスト処理(アッシング)装置、デジタルマイクロスコープ一式など

【実験方法】

Si 基板に、約 50 nm 厚の Cr 膜(第 1 層)をスパッタ成膜し、膜厚 $0.3 - 0.5 \mu\text{m}$ のレジスト膜をパターンニングした(Fig. 1(b)の電極対の左側のみ)。Cr ウェットエッチング後、レジストを UV キュア処理した。その上に Cr 膜(第 2 層)を成膜し、さらにレジスト成膜した後、パターンニングした(Fig. 1(b)の電極対の右側のみ)。得られた 2 層のレジストが Fig. 1(c)であり、サブ μm ギャップを形成しながら立体的に交差する。これをアセトン等の溶剤でフォトレジストを取り除いて電極対を得た。

3. 結果と考察(Results and Discussion)

Fig. 1(a)は 3 インチ基板上的のナノギャップアレイである。32x11 アレイが 4 つ製作される。前回と比べて、第 1 層 Cr をジャストエッチング条件にすることと、UV キュアしたレジスト上に一端レジスト成膜と斜め露光による影のレジ

スト領域形成を無くし、第 2 層 Cr を成膜してギャップ幅を狭くすることを試みた。最終的に得たギャップ部は光学顕微鏡では幅を測定できないものが多数を占めた。Fig. 2 は電子顕微鏡写真である。第 2 層の Cr 膜の形状が比較的平滑になった。ロット毎のばらつきはあるが、一つはギャップ幅 $237 \pm 63 \text{ nm}$ (サンプル数 704)であった。

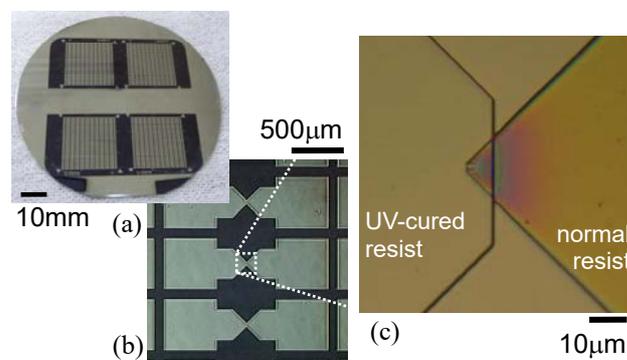


Fig. 1 Photos of (a), (b) fabricated electrode arrays and (c) sample during the processing.

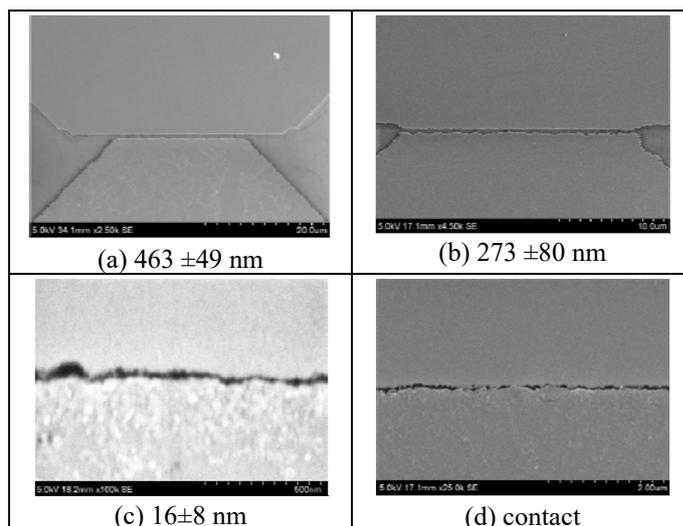


Fig. 2 SEM images of the different nano gaps.

4. その他・特記事項(Others) なし。
5. 論文・学会発表(Publication/Presentation) なし。
6. 関連特許(Patent) なし。