

課題番号 : F-16-RO-0017
利用形態 : 技術代行
利用課題名(日本語) : SOI チップ上への SiN の成膜
Program Title (English) : Deposition of LPCVD SiN films
利用者名(日本語) : 児玉高志 ¹⁾, 手島健志 ¹⁾
Username (English) : T. Kodama, T. Teshima
所属名(日本語) : 1) 東京大学院工系研究科機械工学専攻
Affiliation (English) : 1) Dept. of Mechanical Engineering, The University of Tokyo

1. 概要(Summary)

MEMS 技術を用いたサスペンド構造の製作はセンサデバイスなど様々な用途に利用されている。LPCVD SiN 薄膜は、HF によって損傷を受けない貴重な電気絶縁膜であり、機械特性にも優れているため、熱酸化膜を犠牲層としてサスペンド構造を製作するためのサスペンド膜材料として広く利用されている。

本行程は将来的なサスペンド構造製作のための試験加工を行うために技術代行業を依頼した。

2. 実験(Experimental)

【利用した主な装置】

LPCVD 装置 (SiN 用)

【実験方法】

技術代行により、Si 基板, SOI 基板に SiN 薄膜を約 20 nm 堆積させた。

3. 結果と考察(Results and Discussion)

まず、技術代行により LPCVD SiN 成膜後に膜厚の計測とエッチング耐性のテストを行った。研究の結果、膜厚はエリプソメーターによる計測で約 20 nm 程度であることを確認し、また、BOE や HF などの試薬により膜厚がほとんど変化しないことを確認することができた。引き続き本装置を利用した LPCVD 薄膜を利用した研究計画を立案中である。

4. その他・特記事項(Others)

なし

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし

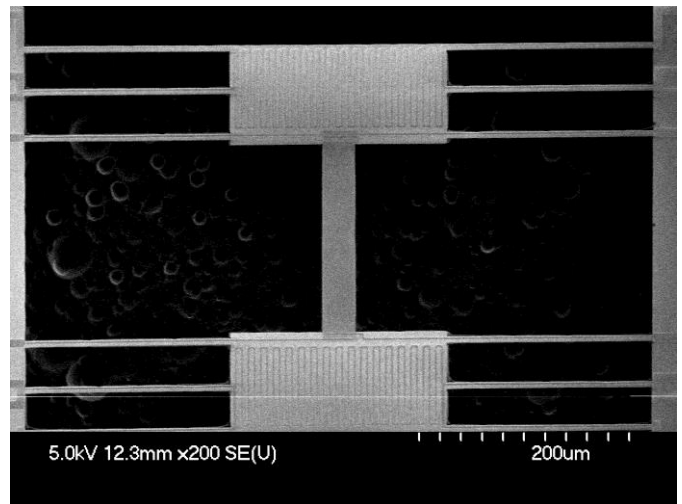


Fig.1 Typical SEM image of the suspend microdevice for experiments.