

課題番号 : F-16-OS-0013  
 利用形態 : 共同研究  
 利用課題名 (日本語) : 高集積化可能な強誘電体メモリ素子の作成と長期安定性評価  
 Program Title (English) : Fabrication of ferroelectric memory cell structure for high density device integration  
 利用者名(日本語) : 齊藤丈靖, 高田瑤子, 湯川 光, 阿久津悠介, 玉野梨加, 田中千尋  
 Username (English) : T. Saito, Y. Takada, H. Yukawa, Y. Akutsu, R. Tamano, C. Tanaka  
 所属名(日本語) : 大阪府立大学大学院工学研究科, 物質・化学系専攻  
 Affiliation (English) : Div. of Mater. Sci. Eng., Grad. School of Eng., Osaka Pref. University

### 1. 概要 (Summary)

強誘電体メモリは、高速動作、高書き換え回数に加えて、電源を切ってもデータ保存可能な不揮発性を有するため、次世代メモリとして注目されている。しかし、強誘電体キャパシタ用電極材料の多くは、高コストかつ難加工性の貴金属類(Pt, Ir等)であり、微細化の進展が芳しくない。そこで、加工性の良い安価な非貴金属電極材料を用いた強誘電体キャパシタの評価が望まれる。

本研究では、貴金属電極に代わる材料としてSnドープIn<sub>2</sub>O<sub>3</sub>(ITO)を強誘電体キャパシタの電極に適用し、その可能性を評価した。パルスレーザー堆積(PLD)法を用いてITO 下部および上部電極を有する、完全に貴金属を用いないキャパシタを作製し、その配向性、表面形態、電気特性を評価した。

### 2. 実験 (Experimental)

#### 【利用した主な装置】

マスクアライナー、人工超格子薄膜形成システム、二次イオン質量分析ナノデバイス加工システム、環境制御型走査型プローブ顕微鏡システム

#### 【実験方法】

PLD 法を用いて Al<sub>2</sub>O<sub>3</sub>(0001) 基板の上に ITO (In<sub>2</sub>O<sub>3</sub>:SnO<sub>2</sub> = 95.0:5.0 wt%) 下部電極を作製した。化学溶液法により、ITO 下部電極上に(Pb,La)(Zr,Ti)O<sub>3</sub> (PLZT, Pb:La:Zr:Ti = 113:3:30:70) 薄膜を作製後、PLD 法により ITO 上部電極を製膜した。

### 3. 結果と考察 (Results and Discussion)

Al<sub>2</sub>O<sub>3</sub>(0001)基板上に 600°C、異なる酸素圧力で製膜した ITO 薄膜の配向性を評価した結果、酸素圧力が 0.02 から 2.0 Pa と増加するにつれ、ITO(400)のピーク強度は減少し、ITO(222)のピーク強度が増加した。2.0 Pa

では ITO(222)優先配向していた。

ITO 下部および上部電極を有するキャパシタのヒステリシス曲線を Fig. 1 に示す。Pt を全く用いないキャパシタでも、良好な強誘電性が得られた。

### 4. その他・特記事項 (Others)

共同研究者名: 樋口宏二, 柏倉美紀, 北島 彰, 法澤公寛(大阪大学ナノテクノロジー設備供用拠点)

・関連する課題番号: S-16-OS-0010

### 5. 論文・学会発表 (Publication/Presentation)

- (1) Y. Takada *et al.*, Jpn. J. Appl. Phys. (in press, 2017)
- (2) Y. Takada *et al.*, ADMETA *Plus*2016, 東京, 2016 年 10 月
- (3) R. Tamano *et al.*, 第 64 回応用物理学会春季学術講演会, 横浜, 2017 年 3 月

など

### 6. 関連特許 (Patent)

なし。

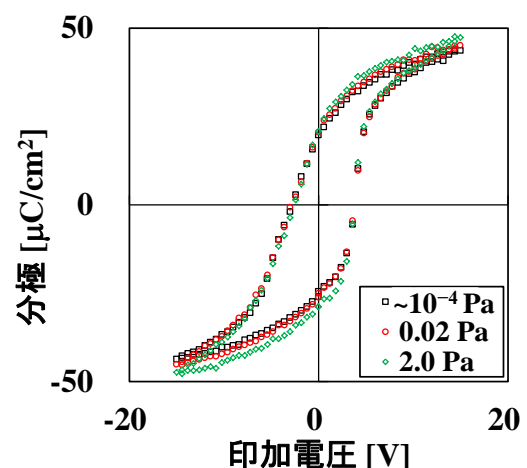


Fig. 1 Hysteresis loop of ITO/PLZT/ITO capacitors.