

課題番号 : F-16-NM-0090
利用形態 : 技術代行
利用課題名(日本語) : 多層グラフェン配線集積化に向けたグラファイト加工検討
Program Title (English) : Investigation of graphite etching process for multi-layer graphene interconnect
利用者名(日本語) : 斎藤 達朗
Username (English) : Tatsuro Saito
所属名(日本語) : 株式会社東芝
Affiliation (English) : Toshiba Corporation

1. 概要(Summary)

次世代半導体デバイスにおける微細配線材料候補の一つとして多層グラフェンの応用を検討しており、300mm Si基板上での多層グラフェン配線集積化開発を進めている。グラフェンの半導体への集積化のためには個々のプロセスの制御性評価をする必要がある。本件はグラフェンに対する積層方向加工プロセスの評価を目的としてグラフェンの積層材料であるグラファイトを用いてそのエッチングレートを評価した。

2. 実験(Experimental)

【利用した主な装置】

- ・ ウエハ RTA 装置
- ・ 多目的ドライエッチング装置
- ・ 12連電子銃型蒸着装置
- ・ 高速マスクレス露光装置
- ・ 走査電子顕微鏡
- ・ 原子間力顕微鏡

【実験方法】

グラファイトは市販の HOPG (Highly oriented pyrolytic graphite)を使用した。NIMS 微細加工プラットフォームにおいて、グラファイト表面への EB リソグラフィにより表面にホールパターンを形成し、酸素ドライエッチング (100sccm, 10Pa, 50W 15sec) によりグラファイトの積層方向へのエッチングを行った。その後レジストを除去し、AFM 観察によるグラファイト表面加工深さを評価した。

3. 結果と考察 (Results and Discussion)

Figure 1 にホール径 5 μ m 狙いのリソグラフィ後の HOPG 表面の光学顕微鏡像を示す。Figure 1 よりグラファイト表面に狙いの径でパターンニングされたことが確認できる。次に 200nm 径狙いホールを加工し、レジストを除去した後の AFM 分析結果を Figure 2 に示す。AFM 結果

より狙い径 200nm に対し、加工後寸法は 30nm 程度広がっていることが分かった。また、顕著なテーパーは発生せず 2nm 程度の深さをエッチングされていることが分かった。本条件では大まかに 8nm/min 程度のレートであることが推察される。

今回の結果より、本加工方法を多層グラフェン配線集積化に適用できる見込みを確認できた。

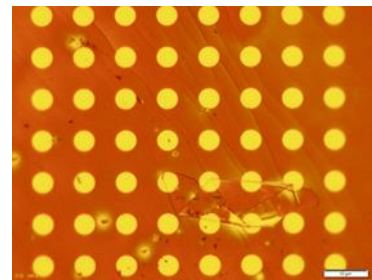


Figure 1 Optical image after EB lithography

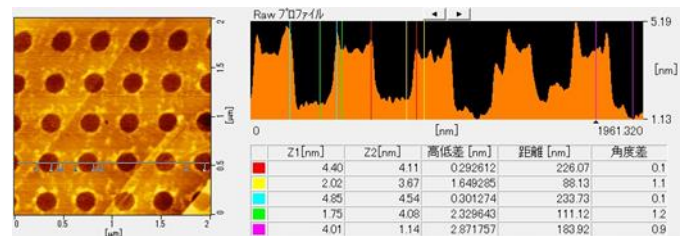


Figure 2 AFM image and surface profile of the etched sample after resist removing.

4. その他・特記事項 (Others)

技術支援者: 高橋 慎、吉田 美沙

5. 論文・学会発表 (Publication/Presentation)

なし

6. 関連特許 (Patent)

なし