

課題番号 : F-16-NM-0067
利用形態 : 機器利用
利用課題名(日本語) : SOIを用いた Si 光導波路の作製
Program Title (English) : Fabrication of Si optical waveguides by using SOI
利用者名(日本語) : 中出 結貴
Username (English) : Y. Nakade
所属名(日本語) : 慶應義塾大学理工学部物理情報工学科
Affiliation (English) : Department of Applied Physics and Physico-Informatics, KeioUniversity

1. 概要(Summary)

Silicon-On-Insulator(SOI)を用いて Si 光導波路の作製を行った. SOI 上に, 電子ビーム描画(EBL)とボッシュプロセスにより Si 光導波路を形成した. EBL の条件を最適化することにより, Si 光導波路の側壁ラフネスを低減した.

2. 実験(Experimental)

【利用した主な装置】

- ・ 125kV 電子ビーム描画装置
- ・ プラズマアッシャー
- ・ シリコン深堀エッチング装置
- ・ 走査電子顕微鏡
- ・ ダイシングソー

【実験方法】

SOI 上にレジストをスピコートし, 125kV 電子ビーム描画装置を用いてレジスト上に光導波路のパターンを描画した. シリコン深堀エッチングを用いてボッシュプロセスにより Si 光導波路を形成した. 走査電子顕微鏡により, 形成した Si 光導波路の側壁ラフネスの観察を行った.

3. 結果と考察 (Results and Discussion)

EBL, ボッシュプロセスにより形成した Si 光導波路のテストサンプルの断面 SEM 像を観察し, エッチング条件の最適化により, Si 光導波路の深さ方向のラフネスが極めて小さい Si 光導波路が形成できた.

形成した Si 光導波路を上から走査電子顕微鏡により観察した SEM 像を Fig. 1 に示す. EBL の条件を最適化する前の Si 光導波路の SEM 像が Fig.1 (a)である. Si 光導波路の側壁に大きなラフネスがあることが分かる. Si 光導波路では, 側壁のラフネスが伝搬光の散乱損失に大きく影響する. そのため作製条件の見直しを行った.

まずレジストの種類を検討を行った. その後, EBL の条

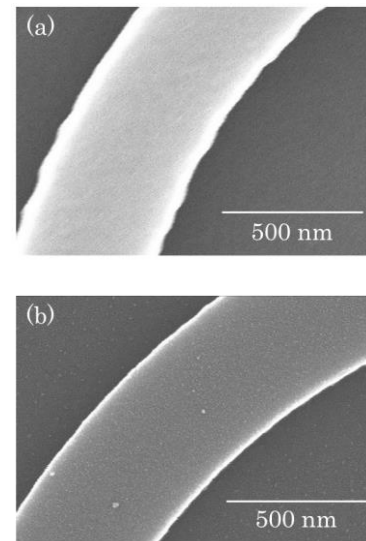


Fig.1 SEM images of Si optical waveguide (a) before and (b) after optimization of fabrication conditions.

件の最適化を行った. 以上の改善により, Si をエッチングする際のマスクである, レジストの側壁ラフネスを低減することで Si 光導波路のラフネス低減を図った.

作製条件の最適化を行った後の Si 光導波路の SEM 像を Fig. 1(b)に示す. 作製条件を改善することで Si 光導波路の側壁ラフネスが低減されていることがわかる.

4. その他・特記事項(Others)

本研究の一部は, 科研費基盤 B、JST さきがけの支援を受けて進められた.

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし