

課題番号 : F-16-NM-0036
利用形態 : 機器利用
利用課題名(日本語) : 脳型推論アナログ抵抗変化素子用下部電極の作製
Program Title (English) : Fabrication of the basement electrode for Resistive Analog Neuro Device
利用者名(日本語) : 高橋 慎
Username (English) : Makoto Takahashi
所属名(日本語) : 国立研究開発法人 産業技術総合研究所
Affiliation (English) : National Institute of Advanced Industrial Science and Technology

1. 概要(Summary)

脳型推論アナログ抵抗変化素子 RAND(ReRAM (Resistive Analog Neuro Device)) は、低消費電力性に優れ集積化のポテンシャルが高いだけでなく、ディープラーニング等の AI 演算機構をハードウェア実装可能な素子として注目を集めている。素子部分は電極材料と酸化物材料薄膜の積層構造から成るが、さらに酸化物材料薄膜を絶縁性の高抵抗層と、金属に近い電気抵抗率を有するリザーバー層とで構成した複合構造とすることによって、書き換え回数などの点で優れた素子特性が得られることが分かりつつある。この複合構造の材料探索を効率的に行うため、複合構造成膜前の下地となる電極パターンを基板上に均一かつ大量に作製可能な加工プロセス開発を行った。

2. 実験(Experimental)

【利用した主な装置】

- ・ 高速マスクレス露光装置
- ・ プラズマ CVD 装置
- ・ 125kV 電子ビーム描画装置
- ・ 化合物ドライエッチング装置

【実験方法】

リフトオフによる電極パターン(以下、リフトオフ型と記載)と、エッチングによる電極パターン(以下、エッチング型と記載)の形状を比較した。リフトオフ型は、酸化膜付き Si 基板上に高速マスクレス露光装置(NIMS 微細加工 PF)でパターニングした後、Ir(20nm)をスパッタリングにて成膜し、リフトオフを行った。エッチング型は、Ir(20nm)を成膜後に高速マスクレス露光装置でレジストマスクをパターニングし、化合物ドライエッチング装置によるエッチングとレジスト除去を行った。リフトオフ型については、さらにプラズマ CVD 装置で SiO₂(30nm)を成膜し、125kV 電子ビーム描画装置による描画と CF₄ イオンシャワーによるエ

ッチング加工でコンタクトホールを形成する検討も実施した。

3. 結果と考察 (Results and Discussion)

Fig.1(a)はコンタクトホール形成後のリフトオフ型の Ir 電極パターンである。電極パターン周辺部にバリが形成されているが、コンタクトホールを十分な位置精度形成できることが確認された。また、Fig.1(b)はレジスト除去後のエッチング型の Ir 電極パターンであり、リフトオフ型とは異なりバリが見られていない。よって、電極パターンはエッチング型とし、リフトオフ型で確認したコンタクトホール形成の工程を採用することで、良好な電極パターン形状と十分な位置精度を持つコンタクトホールを兼ね備えた下地を効率的に作製できると考えられる。

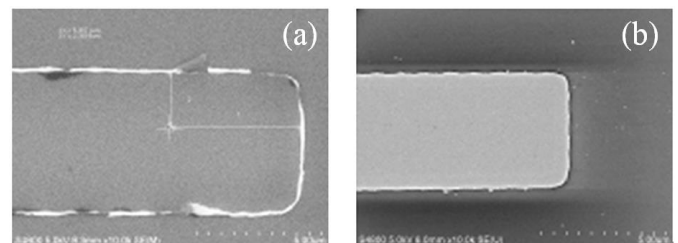


Fig. 1 Ir electrode pattern made with (a) lift-off and (b) etching process.

4. その他・特記事項(Others)

競争的資金:NEDO IoT 推進のための横断技術開発プロジェクト

他の共用施設利用:産業技術総合研究所 ナノプロセッシング施設

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし