

課題番号 : F-16-NM-0030
利用形態 : 技術代行
利用課題名 (日本語) : Si 貫通電極のための貫通穴の作製
Program Title (English) : Fabrication of through holes for through silicon via
利用者名 (日本語) : 藤井 剛
Username (English) : G. Fujii
所属名 (日本語) : 産業技術総合研究所
Affiliation (English) : National Institute of Advanced Industrial Science and Technology

1. 概要 (Summary)

近年、超伝導デジタル回路、超伝導量子コンピュータ、X線センサなどの超伝導デバイスにおいて、回路の大規模化が進んでおり、それに伴い、チップサイズの拡大が問題となっている。現在、8層の配線層を積層することで、チップサイズを縮小することに成功しているが、高い歩留まりを維持しつつ、さらに積層数を向上させることは非常に困難である。そこで、半導体デバイスで既に採用されているSi貫通電極(TSV)を形成したチップを積層し、TSVで積層したチップ上のデバイス同士を接続する実装方法を超伝導デバイスにも適応するため、TSVの作製を行っている。2015年度、物質・材料研究機構(NIMS)微細加工プラットフォームを利用し、TSV作製のため、貫通穴を等間隔に配置した構造の作製を行い、良好な構造の作製に成功した。しかし、実際のデバイスの場合、TSVが疎や密に形成されている場所が点在しており、等間隔に並べた貫通穴作製の際に用いたエッチング条件では、良好な形状を作製することが出来なかった。そのため今回、疎や密に形成されている場所が点在した場合のエッチング条件の検討を行った。

2. 実験 (Experimental)

【利用した主な装置】

- ・ シリコン深堀エッチング装置
- ・ 走査電子顕微鏡

【実験方法】

初めに、産業技術総合研究所(AIST)の超伝導アナログデジタルデバイス開発施設(CRAVITY)で、3インチシリコンウェハの表面に、i線ステッパ及びマルチターゲットスパッタ装置を用いて、シリコン深堀エッチングのためのメタルマスクを作製した。このメタルマスクは、直径50 μm の穴が150 μm 間隔で数10個を形成されたTi(10nm)/Au(300nm)/Al(100nm)積層膜を数mm間隔で複数を配

置した構造である。次に、NIMS微細加工プラットフォームのシリコン深堀エッチング装置を用いて、新たなエッチング条件のもと、ボッシュプロセスにより、シリコン基板に深穴を作製した。その後、走査電子顕微鏡(SEM)を用いて作製した深穴の断面形状を観察した。

3. 結果と考察 (Results and Discussion)

作製した深穴のSEM断面図をFig. 1に示す。設計通りの垂直性の高い深穴の形成が出来ている。エッチング条件の見直しを行うことで、疎や密に形成されているパターンでも良好な深穴構造の作製に成功した。

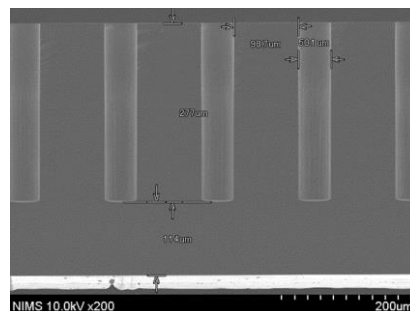


Fig.1 Cross-sectional SEM image of holes

4. その他・特記事項 (Others)

競争的資金名 : 科研費 若手研究 (B)、NEDO IoT推進のための横断技術開発プロジェクト

共同研究者名 : 浮辺雅宏、志岐成友、大久保雅隆

NIMS微細加工PF以外の支援機関の利用 : 早稲田大学微細加工プラットフォーム、産業技術総合研究所微細加工プラットフォーム

5. 論文・学会発表 (Publication/Presentation)

なし

6. 関連特許 (Patent)

なし