

課題番号 : F-16-NM-0005
 利用形態 : 技術補助
 利用課題名 (日本語) : グラフェン電界効果トランジスタの作製と評価
 Program Title (English) : Graphene field-effect transistors: development and evaluation
 利用者名 (日本語) : 牛場 翔太
 Username (English) : S. Ushiba
 所属名 (日本語) : 株式会社村田製作所
 Affiliation (English) : Murata Manufacturing Co., Ltd.

1. 概要 (Summary)

炭素原子1層で構成される単層グラフェンは、ホール・電子ともに高い移動度を有する。本課題では単層グラフェンをチャネルとする電界効果トランジスタ(FET)を作製し、その電気特性を評価した。

2. 実験 (Experimental)

【利用した主な装置】

- ・ 高速マスクレス露光装置
- ・ プラズマアッシャー
- ・ 12連電子銃蒸着装置
- ・ 原子層堆積装置
- ・ 多目的ドライエッチング装置
- ・ 高圧ジェットリフトオフ
- ・ ダイシングソー

【実験方法】

キシュグラファイトをスコッチテープで剥離し、グラフェンを熱酸化膜付き Si 基板に転写した。

3. 結果と考察 (Results and Discussion)

Fig. 1 (a)にグラフェンの光学顕微鏡像を示す。高速マスクレス露光装置や 12 連電子銃蒸着装置等を用いて、グラフェン上にソース/ドレイン電極を作製した。次に、原子層堆積装置を用いてゲート絶縁膜をグラフェン上に形成した。最後に、多目的ドライエッチング装置や 12 連電子銃蒸着装置を用いてトップゲート電極を作製した。作製したグラフェン FET の光学顕微鏡像を Fig. 1 (b)に示す。作製したグラフェン FET の電気特性を調べた。ゲート電圧(V_{GS})を掃引しながらグラフェンを流れるドレイン電流(I_{DS})を測定した。ドレイン電圧(V_{DS})は 100 mV で固定した。Fig. 2 に I_{DS} - V_{GS} のプロットを示す。Fig. 2 の結果より、作製したデバイスが FET 動作を示すことが確認された。

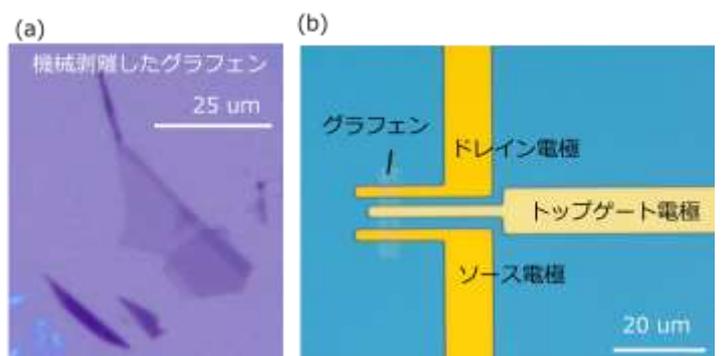


Fig. 1 (a) A photo of graphene (b) A photo of graphene FET.

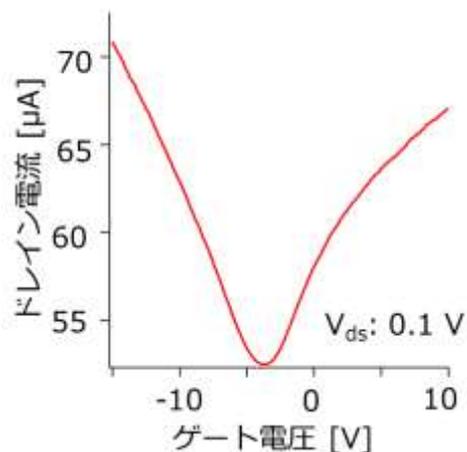


Fig. 2 I_{DS} - V_{GS} plot of a top-gated graphene FET

4. その他・特記事項 (Others)

なし

5. 論文・学会発表 (Publication/Presentation)

なし

6. 関連特許 (Patent)

なし