課題番号　:F-16-NM-0003
利用形態　:技術代行
利用課題名（日本語）　:低次元物質を用いた単電子トランジスタの開発
Program Title (English)　:Development of single electron transistor using low-dimensional materials
利用者名（日本語）　:小林　峰
Username (English)　:T. Kobayashi
所属名（日本語）　:国立研究開発法人理化学研究所
Affiliation (English)　:RIKEN (Institute of Physical and Chemical Research)

1. 概要（Summary）

本課題では、いくつかの電極組を SiO_2/Si 基板及びサファイア基板上に作製した。なお、設計電極間のギャップは 基本的に 1 ⌈m とした。

現在行っている研究の最終目的は本課題で作製された基板を用い“低次元物質を用いた単電子トランジスタの開発する”ことである。

2. 実験（Experimental）

【利用した主な装置】

- プラズマアッシャー
- 高速マスクレス露光装置
- 12 連電子銃蒸着装置
- ダイシングソー

【実験方法】

1. SiO_2/Si 基板及びサファイア基板をプラズマアッシャーにより基板上に存在するハイドロカーボン等を除去・清浄化。
2. 清浄化された基板上にスピンコーターにより、LOR5A 及び AZ5214E のレジスト作製。
3. レジストを塗布した基板を高速マスクレス露光装置で露光。その後、AZ300MIF で現像。
4. 現像された基板に 12 連電子銃蒸着装置で Ti: 20 nm、Au: 50 nm を蒸着。但し、基板がサファイアの場合、電極材の材質は W(100 nm)とした。
5. 蒸着済み基板を NMP によりリフトオフ。
6. リフトオフした基板に HMDS 及び AZP4620(保護膜)を塗布後。ダイシングソーでカット、最終的に保護膜剥離により、低次元物質を用いた単電子トランジスタの開発用基板とした。

3. 結果と考察（Results and Discussion）

現在、Fig. 1 のように作製した基板上の電極間にナノワイヤの作製を行っている。

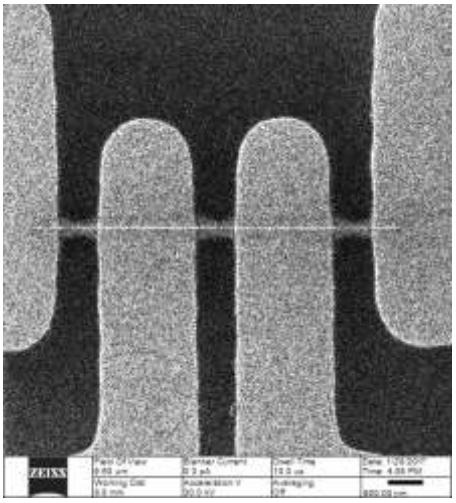

Fig. 1 Nanowire fabricated by ion beam-induced deposition using $W(CO)_6$ as a precursor gas

4. その他・特記事項（Others）

イオンビーム誘起デポジション、及び電子ビーム誘起デポジションはそれぞれ NIMS 微細構造解析プラットフォーム、及び芝浦工業大学ナノ材料工学研究室で行った。なお、NIMS 微細構造解析プラットフォームのヘリウムイオン顕微鏡が 2016 年 1 月より 10 月まで故障のため使用不可であった。

技術代行者
谷川 俊太郎氏、 津谷 大樹氏

5. 論文・学会発表（Publication/Presentation）

なし。

6. 関連特許（Patent）

なし。