

課題番号 : F-16-KT-0103
利用形態 : 技術代行
利用課題名(日本語) : 配線パターンの作製
Program Title(English) : Making wiring patterns
利用者名(日本語) : 鈴木 一博, 中渡 瀬宏
Username(English) : K. Suzuki, H. Nakawatase
所属名(日本語) : 東芝ナノアナリシス株式会社
Affiliation(English) : Toshiba Nanoanalysis Corporation

1. 概要(Summary)

電子デバイスは様々な製品に使われ、今後ますます多くの製品に組み込まれていくことが予想される。そうした中、新規開発される電子デバイスの不良解析の需要も増えていき、それに応じた解析装置の能力確認のためのテストパターンが必要となる。今回、京都大学ナノテクノロジーハブ拠点の設備を利用して微細加工を行い、配線パターンを作製した。

2. 実験(Experimental)

【利用した主な装置】

電子線蒸着装置、レジスト塗布装置、レーザー直接描画装置、レジスト現像装置、大面積超高速電子線描画装置、プラズマ CVD 装置、ドライエッチング装置。

【実験方法】

シリコンウェーハ上に電子線蒸着装置を用いて、Al 膜を蒸着した。レーザー描画装置と大面積超高速電子線描画装置を用いてパターンを作成した。

3. 結果と考察(Results and Discussion)

3 パターンを作成した。それぞれの光学顕微鏡像を Fig. 1 から Fig. 3 に示す。マイクロメートルスケールの電極パターンの作製に成功した。今後、様々な解析装置の能力確認に使用できる。

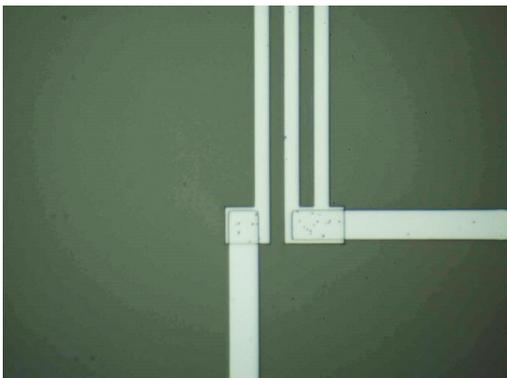


Fig. 1 Fabricated wiring pattern 1.

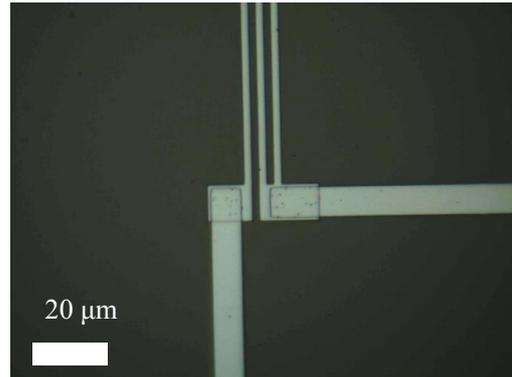


Fig. 2 Fabricated wiring pattern 2.

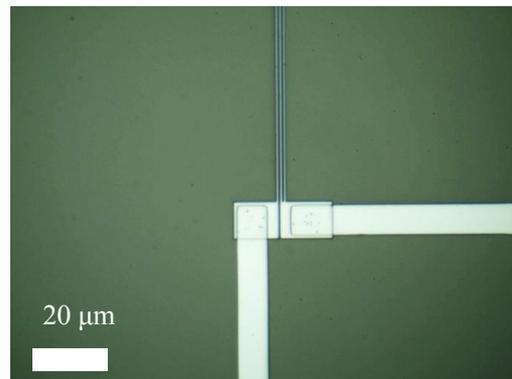


Fig. 3 Fabricated wiring pattern 3.

4. その他・特記事項(Others)

特になし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。