

課題番号 : F-16-KT-0063
利用形態 : 機器利用
利用課題名(日本語) : セン断型ひずみゲージ集積化単結晶シリコンマイクロ構造並列引張試験デバイス
Program Title(English) : Parallel tensile testing device with integrated shear strain gauge for single crystal silicon micro structure
利用者名(日本語) : 安田 莞司, 土屋 智由
Username(English) : K. Yasuda, T. Tsuchiya
所属名(日本語) : 京都大学工学研究科マイクロエンジニアリング専攻
Affiliation(English) : Department of Micro Engineering, Kyoto University

1. 概要(Summary)

我々が提案する単結晶シリコンの並列引張試験デバイス[1]において高剛性なせん断型ひずみゲージを用いて、 10^8 回以上のサイクル数での疲労試験を可能とするデバイスを設計し、京都大学ナノテクノロジーハブ拠点にて試作、引張試験による性能評価を行った。

2. 実験(Experimental)

【利用した主な装置】

A3: レーザー直接描画装置, A10: レジスト現像装置,
A11: ウェハスピン洗浄装置, A54: 両面マスクアライナー,
B3: 電子線蒸着装置, B5: プラズマ CVD 装置,
B8: 深堀りドライエッチング装置

【実験方法】

A3 を用いてマスクブランクにマスクパターンを描画したマスクで、SOI ウェハに A54 を用いてフォトリソグラフィを行った。金属膜のパターニングはパターニングされたレジストの上から B3 を用いてアルミを蒸着し、シリコンのパターニングには B8 を用いた。

作製したデバイスに対して引張試験を行いひずみゲージからの出力、画像計測による試験片の伸びを計測し、先行研究[1]との比較を行った。

3. 結果と考察(Results and Discussion)

Fig. 1 に作製したデバイスの SEM 画像を、Fig. 2 に並列引張試験を行った際に計測したひずみゲージの出力を応力に変換したグラフを示す。並列させた 4 つの試験片全ての破断を観測した。

先行研究[1]では 1.5 GPa の応力を試験片に印加するためにアクチュエータの圧電ステージ変位が 12 μm 必要であったが、本実験では圧電ステージ変位が 6 μm で同程度の応力印加が可能であり、試験系の剛性が向上していると考えられる。そのため圧電ステージの特性上駆動周波数が向上し、試験時間の短縮が見込まれる。



Fig. 1 SEM image of the fabricated device.

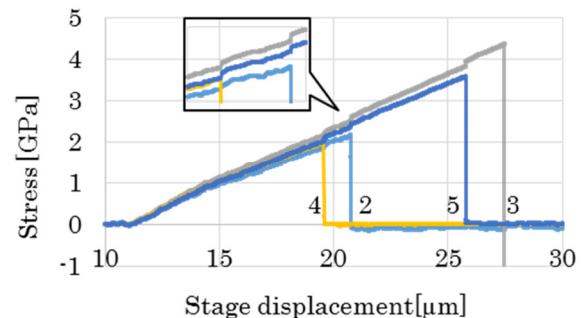


Fig. 2 Stress-stage-displacement diagram.

4. その他・特記事項(Others)

[1] A. Uesugi, et al, “Parallel Tensile-Mode Fatigue Testing of Silicon Microstructures with Integrated Piezoresistive Strain Sensors,” The 28th International Microprocesses and Nanotechnology Conference (MNC 2015), Toyama, Japan (10-13 November, 2015), 13P-11-124L.

[2] K. Yasuda, et al, “Integrated shear strain gauge for parallel tensile-mode fatigue testing device”, Intern. Symp. on Micro-Nano Sci. & Tech., MNST 2016, Univ. Tokyo, Japan (16 – 18 Dec. 2016).

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent) なし。