

課題番号 : F-16-KT-0059
利用形態 : 技術補助
利用課題名(日本語) : 高解像度 LED プリントヘッド用 LED アレイチップの開発
Program Title(English) : Development of LED array chip for high-resolution LED print head
利用者名(日本語) : 江中 猛, 富井 秀晃
Username(English) : T. Enaka, H. Tomii
所属名(日本語) : コーデンシ株式会社
Affiliation(English) : KODENSHI CORP.

1. 概要(Summary)

弊社では高解像度 LED プリントヘッド用の LED アレイチップの開発を進めている。高解像度化には露光精度 2 μm の Space 幅を達成できる、パターン形成プロセスを行う必要がある。2013 年度は京都大学ナノテクノロジーハブ拠点の機器を利用して、Space 幅 2 μm の実現が可能であることを確認した。2014~2015 年度は試作 LED アレイチップ内の一部で発光を確認することができた。しかし、チップ内全 dot 発光とならなかった要因を突き止めることができず、2016 年度では試作 LED アレイチップにおける非発光要因の調査を行い、全 dot 発光を目指す。

2. 実験(Experimental)

【利用した主な装置】

レジスト塗布装置、露光装置(ステッパー)、レジスト現像装置

【実験方法】

まずレジスト塗布装置を利用して GaAs 基板にレジストのスピコートを行い、ホットプレートによりプリバーク処理を行った。次に露光装置(ステッパー)を利用してレジスト塗布された GaAs 基板の露光処理を行った後、ホットプレートによりポストバーク処理を行った。最後に、レジスト現像装置を利用して露光された GaAs 基板のレジストパターンを現像した。

なお、GaAs 基板、露光用レチクルは弊社で用意したものを使用した。現像後に行った機能性膜パターンの形成は、弊社で実施した。試作 LED アレイチップの評価は、弊社の評価装置で実施した。

3. 結果と考察(Results and Discussion)

2016 年度では非発光要因の調査のため 2014~2015 年度に行っていない、抵抗パターンにおける幅の寸法バ

リエーションを増やした実験を行った(Fig. 1)。結果として、前回よりも幅が狭くて抵抗が大きいパターンで全 dot 発光しやすい傾向が確認できた。ただし、安定して発光しているわけではなく、成膜条件など他の要因も起因していると思われる。本開発の実現には更なる最適化が必要である



Fig. 1 Resistor patterns that are produced in (a) 2014 and (b) 2016.

4. その他・特記事項(Others)

特になし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。