

利用課題番号 : F-16-KT-0006  
利用形態 : 機器利用  
利用課題名 (日本語) : 電子線描画装置入門コース (CUPAL)  
Program Title (English) : Electron beam lithography beginner's course (CUPAL)  
利用者名 (日本語) : Amit Banerjee、Zhipeng Ma、上杉 晃生  
Username (English) : Amit Banerjee、Zhipeng Ma、A. Uesugi  
所属名 (日本語) : 京都大学 工学研究科  
Affiliation (English) : Graduate School of Eng., Kyoto Univ.

### 1. 概要 (Summary) :

ナノテクキャリアアップアライアンス (CUPAL) の平成 28 年度電子線描画装置入門コースの実習を、7 月 27 日(水)~28 日(木) にわたり、ナノテクノロジーハブ拠点の電子線描画装置 (F7000S-KYT01) を利用し、技術職員の指導のもと実施した。このコースの目的は、電子描画の基礎的な知識及び技術の習得と電子線リソグラフィを主体とした微細構造体作製手法の習得である。参加者の希望する最小寸法がナノオーダーのテストパターン電極をリフトオフ法により作製した。

### 2. 実験 (Experimental) :

<テストパターン電極作製>

#### 1) 使用装置

ウェハスピン洗浄装置・真空蒸着装置・高速高精度電子ビーム描画装置・レジスト現像装置・超高分解能電界放出形走査電子顕微鏡・スピンコーター

#### 2) 実験方法 (サンプル作製プロセス)

最初に、30 mm□シリコン基板を準備し、SPM (Sulfuric Peroxide Mixture) の混合薬液にて基板上の有機物等を除去する。その後、HMDS (hexamethyldisiloxane) を塗布し、ZEP-520A のレジストを 150 nm の厚みになるよう塗布しベークする。レジストが塗布された基板に対して、電子線描画装置 (F7000S-KYT01) にて参加者の希望する設計データに基づき、テストパターンの描画を行う。現像処理を実施すると、希望のレジストパターンが形成される。次に、真空蒸着装置にて金属 (Cr/Au) を成膜した後、リフトオフプロセス (レジスト剥離液・NMP 系溶剤に約 30 分程度浸漬) にて、ナノサイズの電極パターンを作製する。最後に、作製したテストパターン電極を FE-SEM にて観察する。

### 3. 結果と考察 (Results and Discussion) :

ほぼ設計どおりにテストパターン電極を作製できた (Fig. 1)。ナノギャップ電極では、設計電極間寸法が 50 nm 幅に対して実測約 52 nm であった。(Fig. 2)

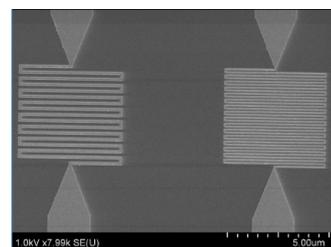


Fig. 1 Test Pattern.

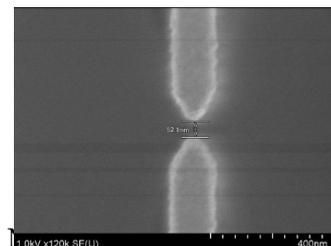


Fig. 2 (gap length : 52 nm).

### 4. その他・特記事項 (Others) :

電子線描画装置入門コースの実習の様子を下記の写真に示す。



### 5. 論文・学会発表 (Publication/Presentation) :

なし。

### 6. 関連特許 (Patent) :

なし。