

課題番号 : F-16-IT-0041  
利用形態 : 技術代行  
利用課題名 (日本語) : 抵抗変化メモリのための二層レジストを用いたナノ電気配線  
Program Title (English) : Nano electric wire for ReRAMs by using two layer resist  
利用者名 (日本語) : 大野武雄  
Username (English) : T. Ohno  
所属名 (日本語) : 東北大学原子分子材料科学高等研究機構  
Affiliation (English) : WPI-AIMR, Tohoku University

## 1. 概要 (Summary)

抵抗変化メモリ (Resistive memory, ReRAM) は次世代不揮発性メモリの候補として検討されている。このメモリの優位点の一つとして、微小サイズの構造によるメモリの高密度配置が挙げられる。本研究課題では、抵抗変化メモリ構造のために必要な微細な金属電極配線を複数形成することを目的とした。

## 2. 実験 (Experimental)

### 【利用した主な装置】

電子ビーム露光装置 (スピンコータ・現像装置・ホットプレート・オーブン・ドラフトチャンバ等を含む)、電子ビーム露光データ加工ソフトウェア、走査型電子顕微鏡、高真空蒸着装置

### 【実験方法】

初めに、電子ビーム露光装置を用いてシリコン基板上にレジストパターンを形成するが、微細なパターンを形成するために二層レジストを用いた。次に高真空蒸着装置によってクロム/白金の薄膜を蒸着した。その後、リフトオフプロセスによってレジストを除去して金属電極配線を形成し、形成状況を確認するために走査型電子顕微鏡による観察を行った。

## 3. 結果と考察 (Results and Discussion)

Fig. 1 に作製した白金電極配線の電子顕微鏡像を示す。この像から、5本の細線電極が形成されていることが分かる。また、真ん中の3本に関しては設計値に近いおよそ 50 nm 幅であることを確認できた。加えて、二層レジストを用いることで、余分な金属薄膜 (バリ) が残ってしまう現象を回避できることも分かった。しかしながら、一番外側の細線の幅はおよそ 100 nm と設計値を大きく超えていることも

確認された。上記問題点を解決するためには、電子ビーム露光条件、レジスト厚さ、そして成膜する金属薄膜の厚さなどの各種パラメータの最適化が必要であると考えられる。

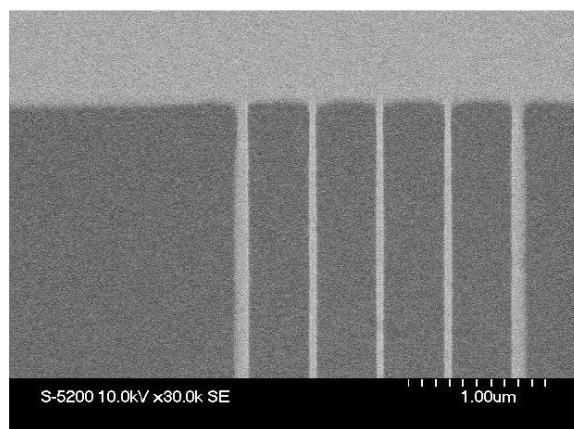


Fig. 1. SEM image of Cr/Pt electrodes.

## 4. その他・特記事項 (Others)

本研究を進めるにあたり、東工大・宮本恭幸先生ならびに河田氏にご支援頂き感謝申し上げます。

本研究は MEXT・ナノテクノロジープラットフォーム「研究設備の試行的利用事業」の支援を受けて行われました。

## 5. 論文・学会発表 (Publication/Presentation)

なし。

## 6. 関連特許 (Patent)

なし。