

課題番号 : F-16-BA-0020  
利用形態 : 機器利用  
利用課題名(日本語) : GOS 型電子放出デバイスの作製  
Program Title (English) : Fabrication of GOS type electron emission device  
利用者名(日本語) : 村上 勝久  
Username (English) : K. Murakami  
所属名(日本語) : 産業技術総合研究所  
Affiliation (English) : AIST

## 1. 概要(Summary)

MOS(Metal/Oxide/Semiconductor)構造を用いた平面型電子放出素子は、従来の針状陰極構造を有する冷陰極素子に比べて、低電圧で動作可能、既存の半導体プロセスで作製可能、動作可能な真空度の制約が少ない、面放出であるなど様々な特徴を有している。しかしながら、電子取り出し効率の低さが MOS 型電子放出素子の実用化を妨げている。MOS 型電子放出素子では、酸化膜を走行した電子のうち、最上層の金属電極を貫通した電子だけが真空中に放出されるが、酸化膜を流れる電流の大部分はその過程で散乱されエネルギーを失い、金属電極で回収されダイオード電流となるため、電子の取り出し効率は通常 0.1 % 以下である。電子取り出し効率の上部金属電極膜厚依存性の評価から、酸化膜厚を最適化した MOS 構造において金属電極での電子散乱を完全に抑制すると、電子取り出し効率を 10 % 程度まで向上できると予測されているが、上部電極の膜厚を 2~3 nm 以下にすると低抵抗な連続膜を成膜することが難しいため、更なる上部電極の薄膜化は困難であった。グラフェンは原子 1 層(0.35 nm)の炭素原子のみで構成される 2 次元の導電体であり、電子の散乱断面積は金属よりも小さいため、電子の散乱をほぼ無視することができ、電子取り出し効率の向上が期待できる。本研究ではグラフェンを電極とした GOS (Graphene /Oxide / Semiconductor)構造の平面型電子放出素子の開発を行っている。

## 2. 実験(Experimental)

### 【利用した主な装置】

・パターン投影リソグラフィシステム(ハイデルベルグ社,  $\mu$ PG501), 走査型プローブ顕微鏡(Bruker 社, Dimension ICON)

### 【実験方法】

ベースとなる基板には熱酸化膜付 n-Si 基板(酸化膜厚 300 nm)を用いた。パターン投影リソグラフィシステムを用

いて電子放出部(100  $\mu$ m $\times$ 100  $\mu$ m)のパターニングを行った。電子放出部に膜厚 8 nm 程度の熱酸化膜層を作成した。上部の多層グラフェン電極(1.8~7 nm)は Ga 蒸気を触媒とした化学気相成長法により 1050 度で基板全面に成膜し、コンタクト電極として Au/Cr 電極をパターン投影リソグラフィシステム、および、RF スパッタにより作製した。グラフェンの評価には走査型プローブ顕微鏡を利用した。電子放出特性の評価は真空度 10<sup>-6</sup>Pa の計測チャンバーを用いて実施した。

## 3. 結果と考察(Results and Discussion)

Fig. 1 に GOS 型電子放出素子の電子放出特性を示す。印加電圧 9V から放出電流を検出し、20 V で電流密度 10 mA/cm<sup>2</sup> に到達した。最大電子放出効率は印加電圧 13 V のとき 0.44 % でその後緩やかに減少した。

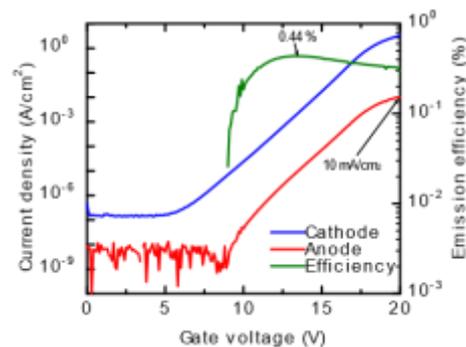


Fig.1 Electron emission properties of GOS devices.

## 4. その他・特記事項(Others)

・科学研究費補助金 若手研究(A) (15H05522)

## 5. 論文・学会発表(Publication/Presentation)

(1) Electron emission properties of graphene-oxide-semiconductor planar-type electron emission devices, 29th International Vacuum Nanoelectronics Conference, Canada, July 11, 2016

## 6. 関連特許(Patent)

なし。