

課題番号 : F-16-AT-0065  
利用形態 : 機器利用  
利用課題名(日本語) : ポリマーゲート絶縁層の開発  
Program Title (English) : Development of polymer gate insulator  
利用者名(日本語) : 北原 暁  
Username (English) : G. Kitahara  
所属名(日本語) : 東京大学大学院工学系研究科  
Affiliation (English) : Graduate School of Eng., Univ. of Tokyo

## 1. 概要(Summary)

本研究では、印刷によるエレクトロニクスデバイス製造の実現を目標とし、SuPR-NaP 印刷銀電極(参考文献[1]参照)を用いた有機薄膜トランジスタ(OTFT)の作製を行っている。OTFT の構成要素の一つであるゲート絶縁膜は、極薄化によりキャパシタンスが増大し、チャンネルにおけるキャリア蓄積量が増える結果、トランジスタ駆動の際に得られる電流値は増大する。今回は、電流値増大に関わるキャパシタンス増大の寄与を定量的に評価するため、様々な厚みのゲート絶縁膜に対し、LCR メータを用いたキャパシタンス測定を行った。

## 2. 実験(Experimental)

### 【利用した主な装置】

デバイス容量評価装置  
分光エリプソメータ

### 【実験方法】

金電極-絶縁膜-銀電極のキャパシタ構造を予め作製のうえ、絶縁膜のキャパシタンスの周波数依存性を調べた。金電極は真空蒸着により作製した。絶縁膜と銀電極は、SuPR-NaP 印刷により一度に作製を行った。SuPR-NaP 印刷を行うため、絶縁膜としてフッ素系ポリマー絶縁膜を用いた。

## 3. 結果と考察(Results and Discussion)

Fig. 1 に、測定結果のキャパシタンスを絶縁膜厚みに対してプロットした図を示す。絶縁膜厚みは、AFM により測定した。Calculated Capacitance は、ポリマー絶縁膜の技術資料に掲載されている比誘電率 $\sim 2$ を用いて(参考文献[2]参照)、厚みに対するキャパシタンスの計算値を求めたものである。実験結果より、ポリマーゲート絶縁膜の厚みを薄くすると、キャパシタンスも増大していく様子が観

測された。また、キャパシタンスと絶縁膜厚みの関係は、文献値から得られる計算値と矛盾しない結果が得られた。今後は、100 nm 付近の厚みを持つポリマー絶縁膜に対してキャパシタンス測定を行い、データ数を増やしたうえで理論式のフィッティングから誘電率を求め、誘電率の文献値との比較を行う予定である。

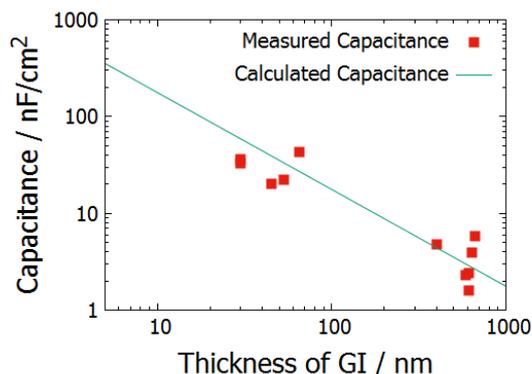


Fig. 1 Relationship of capacitance and thickness of GI (Gate Insulator).

## 4. その他・特記事項(Others)

・参考文献

- [1] Yamada *et al.*, *Nat. Commun.* **7**, 11402 (2016).
- [2] 旭硝子, Cyttop 技術資料

・共同研究者

東京大学、産業技術総合研究所 長谷川達生

## 5. 論文・学会発表(Publication/Presentation)

なし。

## 6. 関連特許(Patent)

なし。