

課題番号 : F-15-UT-0033  
 利用形態 : 機器利用  
 利用課題名(日本語) : 電界放出源の高出力化の研究  
 Program Title (English) : Study on improvement of current density of emitter sources  
 利用者名(日本語) : 佐藤善亨, 小林弘昌, 監物秀憲  
 Username (English) : Y.Sato, H.Kobayashi, H.Kenmotsu  
 所属名(日本語) : 株式会社 ナノクスジャパン  
 Affiliation (English) : Nanox Japan, Inc.

### 1. 概要(Summary)

冷陰極電子源の産業利用を進めるためには、その適用範囲を広げるために、高出力化、高信頼性が重要な課題となる。本研究では東大の EB Lithography 装置を用いて微細加工した冷陰極チップの特性を評価し、高出力かつ高信頼性のチップが実現可能なことを実証する。

H27 年度はエミッタの高密度化をはかり、 $6 \times 10^8$  tips/cm<sup>2</sup> のエミッタ密度を実現した。またこのチップを評価用の電子管に組立て 2.5 A/cm<sup>2</sup> の高電流密度動作を検証した。

### 2. 実験(Experimental)

#### 【利用した主な装置】

- 高速大面積電子線描画装置 F7000S
- クリーンドラフト潤沢超純水付
- 塩素系 ICP エッチング装置

#### 【実験方法】

冷陰極チップの試作および解析には、東京大学微細加工プラットフォームの設備以外に、下記の筑波大学微細加工プラットフォームおよび産総研 NPF などの設備を用いた。

- スパッタ装置 (筑波大学微細加工 PF)
- SEB (筑波大学微細加工 PF)
- 6 inch wafer SEM (産総研/NPF)

これらの設備群と外部のファンドリーのプロセスとを組み合わせ、チップを試作した。この試作チップの一部を試験用の電子管(X線管)に組み立て I-V 特性やその安定性を評価した。

### 3. 結果と考察(Results and Discussion)

Fig. 1 に試作した Emitter Tip の SEM 写真を示す。東大の EB Lithography を用いて 200 nm 程度の Hole 径のエミッターが分布良く形成されている。EB 露光条件、Dry Etch などの加工条件を最適化することで、 $6 \times 10^8$  tips/cm<sup>2</sup> という高密度のエミッタが分離形成されている。

次にこの高密度エミッタを形成したチップを試験用の電子管に組み立て I-V 評価を行った。Fig. 2 にこの I-V 特性の結果を示す。1 mm<sup>2</sup> のエミッタ面積のチップにゲート電圧 45 V 印加したとき 25 mA のアノード電流が得られており、2.5 A/cm<sup>2</sup> の高電流密度が得られることが示された。

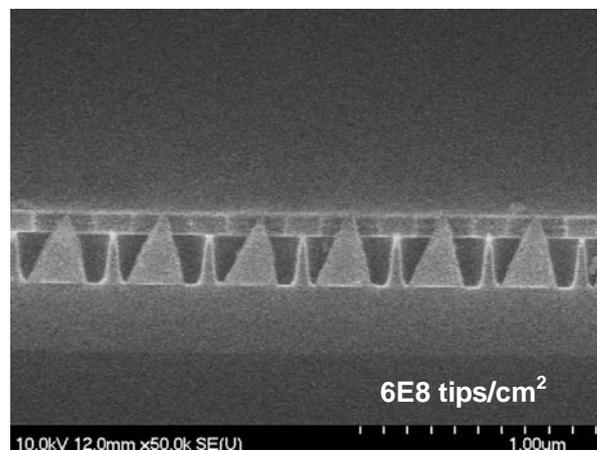


Fig. 1 A SEM picture of emitter tips

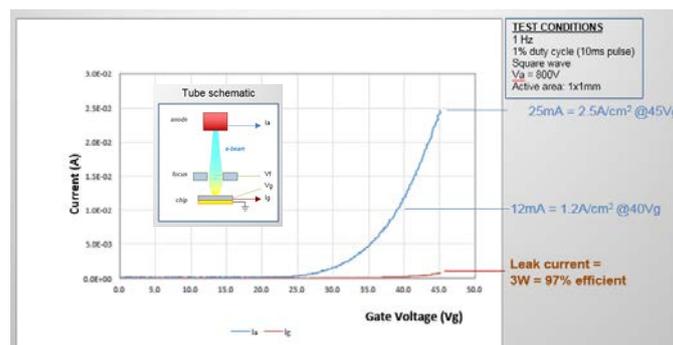


Fig. 2 Emitter I-V Characteristics

### 4. その他・特記事項(Others)

関連する課題番号; F-15-AT-0047, F-15-BA-0006

### 5. 論文・学会発表(Publication/Presentation)

なし

### 6. 関連特許(Patent)

なし