

課題番号 : F-15-TU-0104
利用形態 : 機器利用
利用課題名(日本語) : 絶縁膜の形成
Program Title (English) : Silicon dioxide deposition using plasma CVD
利用者名(日本語) : 岩松新之輔
Username (English) : S. Iwamatsu
所属名(日本語) : 山形県工業技術センター庄内試験場
Affiliation (English) : Yamagata Research Institute of Technology Shonai Branch

1. 概要(Summary)

TEOS ソースのプラズマ CVD 装置を用いて、SiO₂ 膜を形成した。用途は、薄膜トランジスタのゲート絶縁膜及び層間絶縁膜である。従来は、スパッタリング装置により形成した SiO₂ 膜を用いていたが、耐圧が低く、ピンホールや被覆性が低い段差部から絶縁破壊に至るケースがあり、絶縁膜の信頼性向上が課題となっていた。

2. 実験(Experimental)

【利用した主な装置】

住友精密 TEOS PECVD 装置

【実験方法】

ゲート電極となる Mo 電極を形成した φ2 インチのシリコン基板に TEOS PECVD 装置により SiO₂ 膜を形成した。成膜条件は、以下のとおり。

- ・チャンバー圧力 140 Pa
- ・チャンバー内温度 上部電極 250 °C
下部電極 300 °C
- ・ガス流量 O₂ 750 sccm
TEOS 25 sccm
c-He 500 sccm
- ・投入電力 上部 HF 475 W
下部 HF 100 W
- ・成膜レート 226.1 nm/min
- ・膜厚 300 nm, 400 nm

上記条件で成膜した SiO₂ 膜の特性

- ・残留応力 333 MPa
- ・均一性 0.4 %
- ・屈折率 1.46
- ・BHF エッチングレート 178.2 nm/min
- ・電界強度 8.5 MV/cm

3. 結果と考察(Results and Discussion)

膜厚 300 nm、400 nm ねらいで SiO₂ 膜を成膜した結果、外観上は均一な薄膜が得られた。膜厚は、ほぼねらい通りだった。SiO₂ 膜形成後、活性層、ソース・ドレイン電極を形成、350 °C で最終アニールを実施し、TFT 素子を作製した。作製した素子の伝達特性を評価した結果、オンオフ比 6 桁、オフ電流 10⁻¹¹ A 以下という結果が得られ、スパッタ薄膜を用いた素子と比較して安定した動作が確認された。

4. その他・特記事項(Others)

本事業は、JST A-STEP(研究成果展開事業 研究成果最適展開プログラム フィージビリティーステージ探索タイプ)の支援を受け、実施した。

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし