

課題番号 : F-15-TU-0040
利用形態 : 機器利用
利用課題名(日本語) : ステンシルマスクの作製など
Program Title(English) : Fabrication of Stencil Mask etc.
利用者名(日本語) : 徳永博司, 江刺佑太
Username(English) : H. Tokunaga, Y. Esashi
所属名(日本語) : 株式会社 M.T.C
Affiliation(English) : M.T.C Co.Ltd

1. 概要(Summary)

対象の工程は、3次元実装向け要素技術であるCuメッキで下部配線を埋め込む工程である。メッキ後CMPにてCu下部配線を埋め込むが、絶縁膜とCuの表面段差が $\pm 0.5 \mu\text{m}$ 以下を実現できた。最小寸法は $5 \mu\text{m}$ φの円形パターンと、L&S $5 \mu\text{m}$ のストライプパターンである。

2. 実験(Experimental)

【利用した主な装置】

- ・両面アライナ露光装置群一式(両面アライナ、スピコータ、オープン、現像機、乾燥機)
- ・Deep RIE 装置#2(住友精密 MUC-21 ASE-SRE、Si深堀エッチング、4インチ)
- ・芝浦スパッタ装置(芝浦メカトロニクス CFS-4ESII、3インチターゲット×3)
- ・めっき装置(山本鍍金試験器、Cu 4インチ)

【実験方法】

下部配線形成のためにDeep RIEにて下層配線パターンを形成(深さ $10 \mu\text{m}$)する。絶縁処理後バリアシードメタル(Ti/Cu)成膜する。Cuメッキを行った後、CMPにてCu埋め込み表面の平坦化を行う。絶縁膜とCu表面の段差は $\pm 0.5 \mu\text{m}$ 以下が目標である。

3. 結果と考察(Results and Discussion)

深さ $10 \mu\text{m}$ の穴に対して約1.5倍の厚さのCuメッキを実施した。アスペクト比2.0にボイドフリーを実現するために添加剤を使用した。

また、CMPによりバリアシード膜も同時に研磨して、配線間メタル残の有無をEDXで調査した。

その結果配線間にTi, Cuが検出されないことが確認できた。

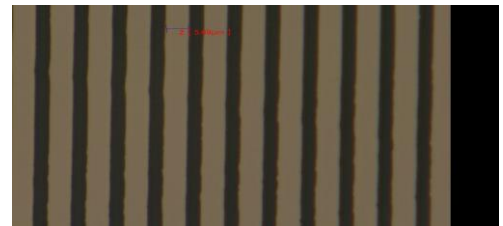
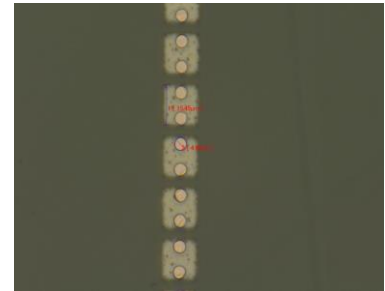


Fig. 1 Microscopic image of $5 \mu\text{m}$ φ and L&S with Cu plug

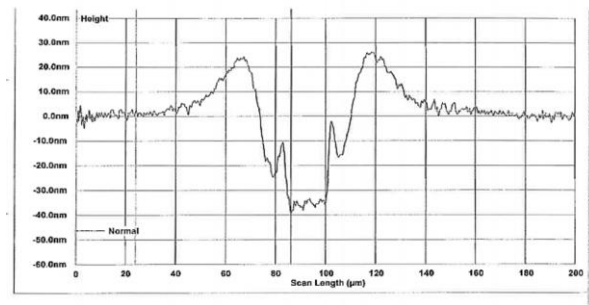


Fig. 2 Surface profile Cu and insulator (Vertical axis: 10nm/div)

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。