

課題番号 : F-15-TU-0017
 利用形態 : 機器利用
 利用課題名(日本語) : MEMS デバイスの開発
 Program Title (English) : Development of MEMS device
 利用者名(日本語) : 湯澤亜希子, 岡本和晃
 Username (English) : A. Yuzawa, K. Okamoto
 所属名(日本語) : 株式会社東芝、研究開発センター
 Affiliation (English) : Corporate R&D Center, Toshiba Corporation

1. 概要(Summary)

MEMS 構造体の特性に悪影響を与えない、低残留応力膜の作製を検討している。PE-CVD による SiN_x 膜の成膜において成膜条件を調節することで、低残留応力 SiN_x 膜を成膜することに成功した。

2. 実験(Experimental)

[利用した主な装置]

○住友精密 PECVD 装置

[実験方法]

住友精密 PECVD 装置(Fig. 1)で成膜する SiN_x 膜の残留応力に関わるパラメータはプロセスガス流量、バイアス電圧値、等複数存在するが、本実験では上下電極間の電圧の周波数スイッチングをメインパラメータとして使用した。

装置で使用できる周波数は 13.56 MHz と 380 kHz で、それぞれの周波数を使用することで引張、圧縮の残留応力を持つ SiN_x 膜を成膜できる。成膜中に周波数を切り替え符号のことなる引張、圧縮の残留応力を持つ SiN_x 膜を積層させることで互いの残留応力打消し低残留応力 SiN_x 膜の成膜を行った。

3. 結果と考察(Results and Discussion)

Fig.2 に実験結果を示す。横軸の X は全成膜時間に対する 13.56 MHz の周波数を使用した成膜時間を百分率で表したものである。X = 0% では膜は圧縮の残留応力を持っており、X の値が大きくなるにつれて膜の残留応力が引張にシフトしていく様子が見られる。実験の結果、X = 40% 付近で最も SiN_x 膜の残留応力が低くなることが分かった。また、MEMS 構造体作成プロセス中に加えられる温度と同等の基板温度で成膜を行うことで、プロセス中の SiN_x 膜の残留応力の変化を抑えることが可能であることも明らかになった。



Fig. 1 plasma enhanced chemical vapor deposition system.

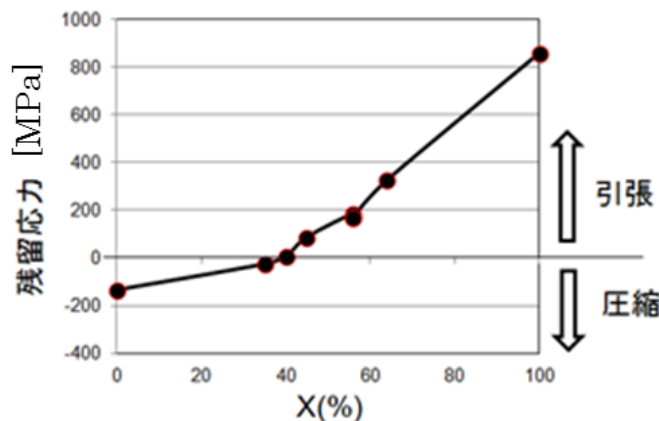


Fig. 2 X is percentage of deposition time using 13.56 MHz voltage to the total. As increasing of X, value of residual stress shift in tensile.

4. その他・特記事項(Others)

なし

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし