

課題番号 : F-15-RO-0030  
利用形態 : 技術代行  
利用課題名(日本語) : 塗布技術を用いて形成した high-k ゲート絶縁膜の評価  
Program Title (English) : Evaluation of high-k gate dielectric film fabricated by solution process  
利用者名(日本語) : 鈴木元貴, 原明人  
Username (English) : G. Suzuki, A. Hara  
所属名(日本語) : 東北学院大学工学部  
Affiliation (English) : Tohoku Gakuin University

## 1. 概要(Summary)

ドライプロセスによるトランジスタ開発の限界や欠点を改善するアプローチとして solution プロセスによる high-k ゲート絶縁膜の開発が注目されている。本研究では Avisらの論文<sup>(1)</sup>を参考にして、solution プロセスの可能性について検討した。その結果、比誘電率 8.0 を有する Al<sub>2</sub>O<sub>3</sub> 膜の形成が可能であることが明らかになった。

## 2. 実験(Experimental)

### 【利用した主な装置】

分光エリプソメーター、走査電子顕微鏡、X 線光電子分光装置(XPS)

### 【実験方法】

Avisらの論文<sup>(1)</sup>を参考に solution プロセスを組み上げた。2種類の溶液、アセトニトリルとエチレングリコールをそれぞれ体積比 35%、65%の割合で混合した。その溶液に 0.2 molの濃度の塩化アルミニウムを混合したものと混合していないものを用意する。この溶液を以降それぞれ溶液 A、溶液 Bとする。次に、スピナーによって Si ウエハ上に溶液 B を 0.45 μm のフィルターに通し滴下する。それをスピナーで 4000 回転、30 秒でコーティングし、ホットプレートで 210°C、2 分間大気中で加熱する。引き続き、溶液 B を塗布した Si ウエハ上に溶液 A を 0.45 μm フィルターに通して滴下する。それをスピナーで 2000 回転、30 秒でコーティングし、ホットプレートで 210°C、2 分間大気中で加熱する。この二つの工程を 5 回繰り返すことによって積層膜を形成する。最後に基板のアニールのため、ホットプレートで 300°C、1 時間大気中で加熱する。これによって Si ウエハ上に AlO<sub>x</sub> 絶縁膜を形成する。

## 3. 結果と考察(Results and Discussion)

形成した膜の構造評価と電気的評価を行った。分光エリプソメーター、走査電子顕微鏡、X 線光電子分光装置

(XPS)によって膜厚、元素比率の評価を行なった。また、電気的評価のため CV 測定を行った。構造評価の結果から、塗布した AlO<sub>x</sub> 絶縁膜は膜厚 100nm、元素比率 Al:O=2:3 であることが明らかになった。また、p 型ウエハを用いて3種類の電極面積について高周波容量を測定した (Fig. 1)。最も面積の大きい電極から得られた容量は、AlO<sub>x</sub>の比誘電率が 8.0 であることを示した。この値は、Al<sub>2</sub>O<sub>3</sub> の誘電率と非常に近いものである。この結果、塗布した絶縁膜は Al<sub>2</sub>O<sub>3</sub> であることが明らかにされた。今後は、CLC poly-Si TFT への応用を進めていく。

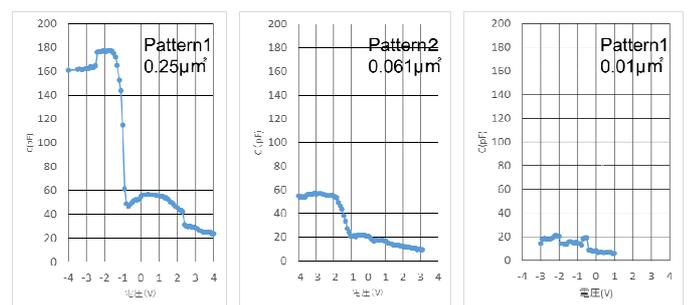


Fig. 1. CV curve for p-Si wafer with different electrode area

## 4. その他・特記事項(Others)

### ・参考文献

(1) C. Avis and J. Jang: "High-performance solution processed oxide TFT with aluminum oxide gate dielectric fabricated by a sol-gel method" J. Mater. Chem. 21 (2011) 10649.

## 5. 論文・学会発表(Publication/Presentation)

なし。

## 6. 関連特許(Patent)

なし。