

課題番号 : F-15-NM-0111
利用形態 : 技術代行
利用課題名 (日本語) : シリコン貫通電極のための貫通穴の作製
Program Title (English) : Fabrication of through holes for TSV
利用者名 (日本語) : 藤井 剛
Username (English) : G. Fujii
所属名 (日本語) : 産業技術総合研究所 ナノエレクトロニクス研究部門
Affiliation (English) : National Institute of Advanced Industrial Science and Technology

1. 概要 (Summary)

近年、超伝導デジタル回路、超伝導量子コンピュータ、X線センサなどの超伝導デバイスにおいて、回路の大規模化が進んでおり、それに伴い、チップサイズの拡大が問題となっている。現在、8層の配線層を積層することで、チップサイズを縮小することに成功しているが、高い歩留まりを維持しつつ、さらに積層数を向上させることは非常に困難である。そこで、半導体デバイスで既に採用されているSi貫通電極(TSV)を形成したチップを積層し、TSVで積層したチップ上のデバイス同士を接続する実装方法を超伝導デバイスにも応用可能であるかを検証するため、TSVの作製を行っている。今回、物質・材料研究機構(NIMS)微細加工プラットフォームを利用し、TSVのための貫通穴の形成を行った。

2. 実験 (Experimental)

【利用した主な装置】

- シリコン深堀エッチング装置

【実験方法】

初めに、産業技術総合研究所(AIST)の超伝導アナログデジタルデバイス開発施設(Clean Room for Analog-digital superconductiVITY: CRAVITY)で、3インチシリコンウェハの表面に、i線ステッパ及びマルチターゲットスパッタ装置を用いて、シリコン深堀エッチングのためのメタルマスクを作製した。このメタルマスクは、直径 $50\mu\text{m}$ の穴が $150\mu\text{m}$ 間隔で 400×400 個形成されたTi(10nm)/Au(300nm)/Al(100nm)積層膜である。次に、物質・材料研究機構(NIMS)微細加工プラットフォームのシリコン深堀エッチング装置を用いて、ボッシュプロセスにより、厚さ $400\mu\text{m}$ のシリコン基板に貫通穴を作製した。この時、裏面及びメタルマスクが形成されていないウェハ表面のエッジ部には保護用のフォトレジストをコートした。

3. 結果と考察 (Results and Discussion)

メタルマスクを除去していないウェハの貫通穴形状を、光学顕微鏡を用いて評価した。ウェハの表面及び裏面から観察した貫通穴の顕微鏡画像をFig. 1に示す。表面から観察した貫通穴は直径 $50\mu\text{m}$ 、隣の貫通穴との間隔が $100\mu\text{m}$ であり、メタルマスクパターンの拡大が無いことがわかる。一方、裏面から観察した貫通穴は直径 $75\mu\text{m}$ 、隣の貫通穴との間隔が $76\mu\text{m}$ であり、貫通穴が1.5倍程度拡大していることがわかる。今後、電子顕微鏡を用いて、貫通穴の断面の全体形状を評価する予定である。

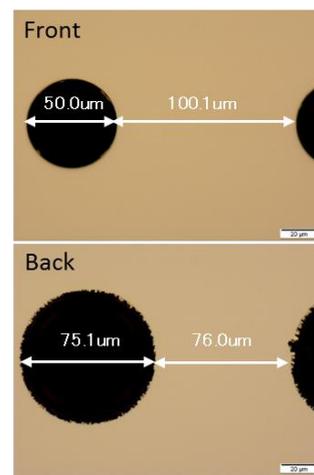


Fig.1. Microscope images of fabricated through holes.

4. その他・特記事項 (Others)

競争的資金名 : 科研費 若手研究 (B)

共同研究者名 : 浮辺雅宏、志岐成友、大久保雅隆

NIMS 微細加工 PF 以外の支援機関の利用 : 早稲田大学 微細加工プラットフォーム

5. 論文・学会発表 (Publication/Presentation)

無し

6. 関連特許 (Patent)

無し