

課題番号 : F-15-NM-0106
利用形態 : 機器利用
利用課題名 (日本語) : 電子線描画によるインピーダンス制御回路系を含む微小ジョセフソン接合列回路の作製
Program Title (English) : Fabrication of small Josephson-junction chain with impedance-tuned circuit using electron beam lithography
利用者名(日本語) : 山口 僚太
Username (English) : R. Yamaguchi
所属名(日本語) : 東京理科大学大学院 理学研究科 応用物理学専攻
Affiliation (English) : Graduate School of Science, Tokyo University of Science

1. 概要 (Summary)

接合面積がサブマイクロンサイズである微小ジョセフソン接合は、接合容量 C が小さいため超伝導位相の揺らぎが大きくなり単電子効果が支配的となる。また、ジョセフソン接合を配列化すると量子位相スリップ現象が起きやすくなる。したがって、微小接合列系は、量子位相スリップを利用して安定した単電子トンネリングが実現できる系として、将来量子電流標準への応用が期待されている。しかし、この系は測定配線上が持つ浮遊容量など環境インピーダンスの影響を強く受けるため、精密な環境インピーダンス制御を要する。

昨年度の研究 [1] で微小接合測定配線上に dc-SQUID を埋め込んだ微小接合回路を作製したところ、外部磁場による SQUID 変調応答に伴い環境インピーダンスの制御を示す結果が得られた。本研究では、電流標準実現に向けて、上記単一微小接合回路作製技術をもとに、配線上に SQUID を埋め込んだ微小接合列回路の作製を行った。

2. 実験 (Experimental)

【利用した主な装置】

100kV 電子ビーム描画装置、レーザー露光装置
12 連電子銃型蒸着装置、走査電子顕微鏡

【実験方法】

- 電極パッド作製のため、酸化膜付き Si 基板に 2 層レジスト LOR5A, AZ5214E を塗布し、レーザー露光装置を用いて描画を実行した。その後、12 連電子銃型蒸着装置を用いて Ti と Au を蒸着し、リフトオフを行った。
- 微小接合および各 4 端子配線上の SQUID 作製のためレジスト PMGI SF7, gL2000-14 D.R.2.5 を塗布し、EB 描画装置を用いて描画を実行した。その後、東京理科大の蒸着装置を用いて Al 蒸着を行い、微小接合列回路を作製した。

3. 結果と考察 (Results and Discussion)

Fig.1 に作製した微小接合列回路の電子顕微鏡写真を示す。先行研究[1]との相違は斜め蒸着法において傾ける方向を変更することで任意の接合数の微小接合列回路系の作製を可能にした点であり、それに伴い現像時間の条件出しも行った。電子顕微鏡写真観察(Fig.1)により、設計通り接合の実現に成功し、また、室温プローバーによる測定結果、微小接合列の抵抗値が $5.1\text{k}\Omega$ 、SQUID の抵抗値が $4\text{k}\Omega$ と $1.2\text{k}\Omega$ の二種類の試料作製に成功した。以上より微小接合列回路の作製プロセスの確立に成功した。

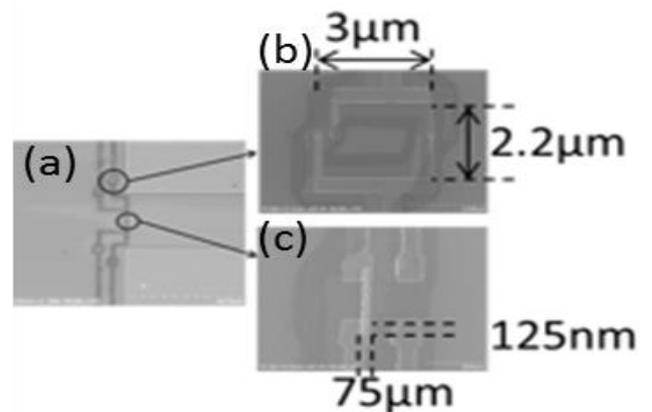


Fig.1 (a) Overall circuit (b) SQUID embedded in each electrode (c) Small Josephson junction chain

4. その他・特記事項 (Others)

参考文献

[1] D. Sakuma, 27th International Conference on Low temperature Physics, 平成 26 年 8 月 17 日

5. 論文・学会発表 (Publication/Presentation)

R. Yamaguchi 東京理科大学大学院 修士論文発表、平成 28 年 2 月 17 日

6. 関連特許 (Patent)

なし