

課題番号 : F-15-NM-0041
利用形態 : 機器利用
利用課題名 (日本語) : 上部コンタクトの微細加工
Program Title (English) : The self-align top contact on the pillar
利用者名 (日本語) : 安東 健
Username (English) : K. Ando
所属名 (日本語) : 東京エレクトロン株式会社
Affiliation (English) : Tokyo Electron Limited

1. 概要 (Summary)

本研究ではピラー構造物の電気特性の取得を目的とし、層間絶縁膜成膜後の微細ピラー直上に、コンタクトを形成するプロセス開発に取り組んだ。

2. 実験 (Experimental)

【利用した主な装置】

- ・ 125kV 電子ビーム描画装置
- ・ 高速マスクレス露光装置
- ・ 全自動スパッタ装置
- ・ プラズマ CVD 装置
- ・ 多目的ドライエッチング装置(RIE-200NL)
- ・ 走査電子顕微鏡

【実験方法】

まず、電子ビーム描画装置を用いてレジストピラーを形成し、それをマスクに下部材料を RIE (Reactive Ion Etching)により加工した。その後、層間絶縁膜として SiO₂ を CVD(Chemical Vapor Deposition)成膜した。(ピラーサイズ:100nm)

表面の平坦化処理を行った後、RIE 装置を用いて、SiO₂ のエッチバックを行った。最後に、電極となる金属を全面に成膜することで上部コンタクトを形成した。

3. 結果と考察 (Results and Discussion)

Fig.1 は作製した構造の断面 SEM (Scanning Electron Microscope) 画像である。左の写真はピラー上に CVD で SiO₂ を成膜した直後のもの、右の写真は平坦化処理後にエッチバックを行い、ピラー上部が露出するまで SiO₂ をエッチングしたものである。白く見える箇所が CVD 成膜による SiO₂、黒く見える箇所がピラーになっている。断面 SEM 像からも分かるように、絶縁膜である SiO₂ の膜厚を維持したまま、ピラー上部を露出することに

成功している。ここに、電極材料を成膜することで、ピラー状構造物の電気特性の取得が可能である。

通常上部コンタクトの形成には露光機による高精度なアライメントを要するが、この手法はセルフアラインプロセスの為、ピラー状素子が微細化したとしても、問題なくコンタクトが形成できる。我々は最小 50nm 径の疎密ピラーにおいて、コンタクト形成を確認できている。

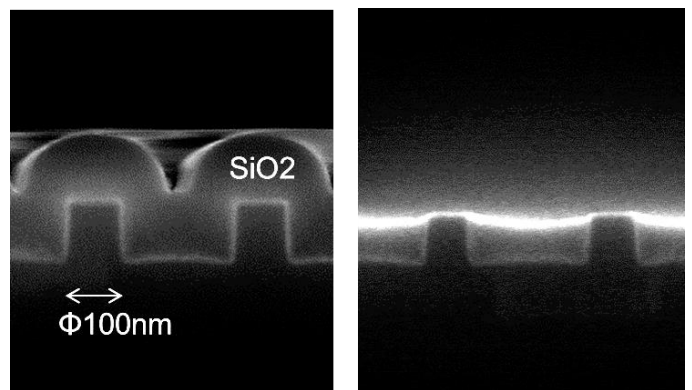


Fig.1 Cross section SEM

4. その他・特記事項 (Others)

なし。

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent)

なし。