

課題番号 : F-15-KT-0069
 利用形態 : 技術補助
 利用課題名(日本語) : プラズマ暴露による有機系薄膜の誘電率変化の研究
 Program Title (English) : Evaluation of plasma-induced damage to thin dielectric films
 利用者名(日本語) : 西田 健太郎¹⁾, 篠原 健吾²⁾
 Username (English) : K. Nishida¹⁾, K. Shinohara²⁾
 所属名(日本語) : 1) 京都大学大学院工学研究科, 2) 京都大学工学部物理工学科
 Affiliation (English) : 1) Graduate School of Engineering, Kyoto University,
 2) Faculty of Engineering, Kyoto University.

1. 概要(Summary)

大規模集積回路の性能向上に向けて、トランジスタの微細化が加速している。現在、信号遅延抑制を目的とし層間絶縁膜の低誘電率化が進められている。しかしながら、プラズマを用いた加工工程においては、プラズマとの相互作用による絶縁膜材料中での欠陥形成(プラズマダメージ)が問題視されている。欠陥形成機構を明らかにするため、プラズマ処理を施し電気容量を解析した SiOC 膜に対し、京都大学ナノテクノロジーハブ拠点の設備を利用して物理的構造変化(膜厚)を詳細に解析した。

2. 実験(Experimental)

【利用した主な装置】

超高分解能電界放出形走査電子顕微鏡

【実験方法】

Ar または He プラズマ処理を行った n 型 Si 基板上の SiOC 膜に対して、超高分解能電界放出形走査電子顕微鏡を用いた断面観察から膜厚を同定した。

3. 結果と考察(Results and Discussion)

SiOC 膜を誘導結合型プラズマに暴露した。プロセスガスは Ar および He で、プラズマ暴露前後の膜厚変化を観察した。Fig. 1 は平均自己バイアス電圧-100 V の Ar プラズマで 30 秒間および 60 秒間暴露後の膜厚変化、Fig. 2 は He プラズマ暴露による膜厚変化である。これら物理膜厚と電気容量から算出した SiOC 膜の誘電率を Fig. 3 に示す。誘電率変化の Ar および He プラズマ暴露による違いが確認できる。今後、これらの違いについて詳細な解析を進める予定である。

5. 論文・学会発表(Publication/Presentation)

(1) Kentaro Nishida et al.: "A new evaluation method to characterize low-k dielectric damage during plasma processing", 37th Int. Symp. Dry Process (DPS), Nov. 5-6, 2015.

6. 関連特許(Patent)

なし。

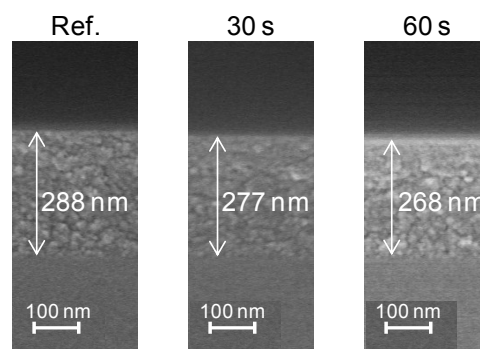


Fig. 1 SEM images of SiOC/Si structures before and after Ar plasma exposure.

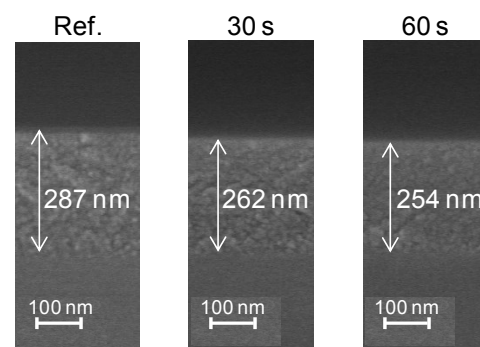


Fig. 2 SEM images of SiOC/Si structures before and after He plasma exposure.

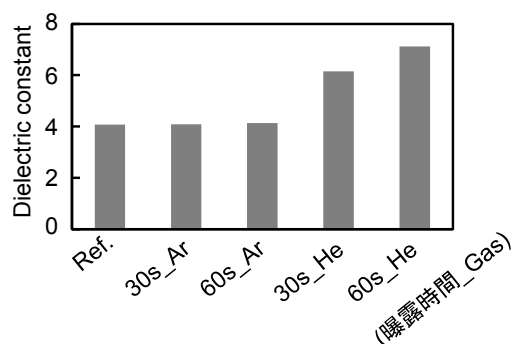


Fig. 3 Estimated dielectric constants.