

課題番号 : F-15-KT-0065
 利用形態 : 技術補助
 利用課題名(日本語) : VUV 還元酸化グラフェン FET の作製とその電気特性評価
 Program Title(English) : Fabrication and characterization of VUV reduced graphene oxide FET
 利用者名(日本語) : 屠 宇迪
 Username(English) : Y. Tu
 所属名(日本語) : 京都大学大学院工学研究科
 Affiliation(English) : Graduate school of Eng., Kyoto Univ.

1. 概要(Summary)

これまで酸化グラフェン(GO)の新規還元プロセスとして真空紫外(VUV)光還元プロセスの開発を進めてきた。1,2本課題では、これにより得られた VUV 酸化グラフェン還元体(rGO)を用いた FET を作製し、その電気特性評価を行う。その結果を還元プロセスへとフィードバックし、プロセスの最適化を図ることを目的とする。

2. 実験(Experimental)

【利用した主な装置】

高速マスクレス露光装置(D-light, DL-1000GS), 半導体パラメータアナライザ(Keithley Instruments, 4200-SCS), マニュアルプローバー。

【実験方法】

当研究室で Si 基板上に担持した GO を VUV 光により還元し、VUV-rGO を得た。その上に、ナノハブ拠点でレジストを塗布した後に、高速マスクレス露光装置により、電極パターンをレジスト上に転写した。現像したサンプルの上に、当研究室で電極を蒸着した。その後、ナノハブ拠点で Lift-off プロセスを行い、FET を構築した。半導体パラメータアナライザとマニュアルプローバーを用いて、FET の特性を評価した。

3. 結果と考察(Results and Discussion)

マスクレス露光装置を使い、幅 20 μm 、長さ 5 μm のチャネルを形成した。Si 基板をゲート、SiO₂ をゲート絶縁層、蒸着した電極をソース・ドレイン電極として、バックゲート FET を構築した。SiO₂ 上に担持した rGO をチャネルとした FET (rGO-FET) およびアミノ終端化自己集積化単分子膜(SAM)上に担持した rGO をチャネルとした FET (N-rGO-FET) を作製した。Fig.1a に、作製した FET の光学顕微鏡像を示す。ソース・ドレイン電極と rGO チャネルが観察された。FET 伝達特性を Fig.1b に示す。それぞれの FET は両極性伝達特性を示した。

rGO-FET と比べると、N-rGO-FET は NH₂-のドーピング効果によりディラックポイント(ドレイン電流の最小値が現れた点)が負にシフトした。すなわち、VUV 還元と SAM による化学ドーピングを利用して、rGO の電子物性の制御が可能であることを示した。

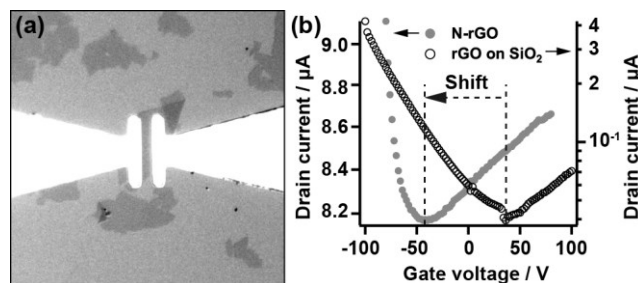


Fig. 1. (a) Microscopic image of rGO-FETs. (b) Transfer characteristics of rGO-FETs. $V_{DS} = 50$ V.

4. その他・特記事項(Others)

・参考文献

- (1) Y. Tu, T. Ichii, T. Utsunomiya, and H. Sugimura, Appl. Phys. Lett. 106, 133105 (2015).
- (2) Y. Tu, T. Ichii, O.P. Khatri, and H. Sugimura, Appl. Phys. Express 7, 75101 (2014).

5. 論文・学会発表(Publication/Presentation)

- (1) Y. Tu, T. Ichii, T. Utsunomiya, H. Sugimura, 2015 International Chemical Congress of Pacific Basin Societies (Honolulu, Hawaii, USA), 18th Dec., 2015.
- (2) Y. Tu, T. Ichii, T. Utsunomiya, H. Sugimura, 13th European Conference on Molecular Electronics (Strasbourg, France), P218, 4th Sept., 2015.

6. 関連特許(Patent)

なし。