

課題番号 : F-15-HK-0079
利用形態 : 技術補助
利用課題名(日本語) : 光電磁界センサに用いる結晶への誘電体多層膜の成膜
Program Title(English) : Dielectric mirror deposited on ZnTe substrate for electro-optical sensor
利用者名(日本語) : 植松浩司
Username(English) : K. Uematsu
所属名(日本語) : スタック電子株式会社
Affiliation(English) : Stack Electronics Co., Ltd.

1. 概要(Summary)

光電界センサに用いる電気光学結晶に高反射コーティング加工を実施するため、北海道大学の設備を利用して誘電体多層膜の成膜を行った。これまで膜の剥離が問題となり、歩留りが良くなかった。そこで、結晶加工の工程を北海道大学の設備で実施することによって微細加工技術のノウハウを学び、歩留り改善を目的とした。

2. 実験(Experimental)

【利用した主な装置】

EB 加熱・抵抗加熱蒸着装置、プラズマ CVD 装置、分光光度計

【実験方法】

ZnTe 基板に、プラズマ CVD 装置を用いて誘電体多層膜を成膜した。多層膜は、SiN と SiO₂ を交互に積み上げた構造である。各層の膜厚は、設計波長の光が垂直入射した場合に反射率が最大となるように決定した。また、膜の剥離を防ぐため、基板温度 100°C の条件で成膜を行った。成膜後、分光光度計を用いて設計波長における反射率を評価した。

3. 結果と考察(Results and Discussion)

プラズマ CVD 装置を使い、14 層の SiN と 13 層の SiO₂ を交互に積層した誘電体多層膜を ZnTe 基板上に成膜した。波長 1550 nm に設定し、屈折率の実測値から各層の膜厚を見積もった。SiN の膜厚は 238 nm、SiO₂ の膜厚は 265 nm に設計した。成膜後の ZnTe 基板を Fig. 1 に示す。膜の剥離は見られなかった。次に、分光光度計を用い、入射光角度 15° で測定した反射スペクトルを Fig. 2 に示す。最大反射強度は波長 1420 nm において 65% であり、設計値から見積もられる反射強度 91% よりも大幅に低い値であった。この原因の特定

には至っていないが、ZnTe 基板と同時に成膜した Si 基板では設計値に近い反射率が得られたことから、成膜条件の最適化により改善できる可能性があると考えられる。

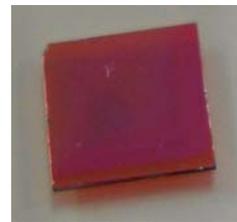


Fig. 1 ZnTe crystal after dielectric mirror deposition

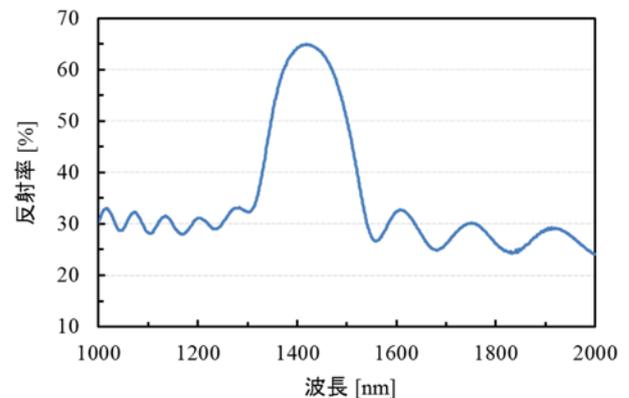


Fig. 2 Reflection spectrum of dielectric multilayers deposited on ZnTe crystal

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

K. Uematsu *et al.*, First PEM International Workshop in Kyoto, November 27-28 (2015)

6. 関連特許(Patent)

なし。